

Opinnäytetyö (AMK)

Tieto- ja viestintätekniikan koulutus

2019

Johannes Kultanen

HAJASIRONTATUTKALÄHETTIMEN PÄÄTEASTEEN BIASOINTI JA LÄMPÖTILASTABILOINTI

– suunnittelu ja toteutus

OPINNÄYTETYÖ (AMK) | TIIVISTELMÄ

TURUN AMMATTIKORKEAKOULU

Tieto- ja viestintäteknikan koulutus

Kevät 2019 | 43 sivua, 1 liitesivu

Johannes Kultanen

HAJASIRONTATUTKALÄHETTIMEN PÄÄTEASTEEN BIASOINTI JA LÄMPÖTILASTABILOINTI

-suunnittelu ja toteutus

EISCAT Scientific Association on suunnittelemassa uuden sukupolven 3D-sirontatutkajärjestelmän käyttöönottoa. Tämän opinnäytetyön tavoitteena on suunnitella järjestelmän tutkalähettimen mahdolliselle pääteasteelle biasointi- ja stabilointisilmukka, sekä toteuttaa prototyyppilevy silmukan kriittisten lohkojen toiminnan testaamiseksi.

Työtä varten tutustuttiin sirontatutkajärjestelmän rakenteeseen ja toimintaan, sekä lähettimen vaatimuksiin. Työn aikana suoritettiin mittauksia vahvistintransistorien biasointipisteiden selvittämiseksi ja tutustuttiin LDMOS-transistorin rakenteeseen ja ominaisuuksiin. Lisäksi työn suorittamiseksi etsittiin tietoa ikääntymisen ja lämpötilan vaikutuksista LDMOS-transistorien toimintaan ja ominaisuuksiin. Kerättyjä tietoja käytettiin stabilointisilmukan vaatimuksien määrittelyssä.

Työssä käsitellään erilaisia biasointi- ja lämpötilastabilointimenetelmiä vahvistintransistorille ja valitaan tarkoitukseen parhaiten soveltuva aktiivinen FPGA-ohjattu biasointimenetelmä. Valinnan perusteella suunniteltiin stabilointisilmukka, jonka pohjalta toteutettiin käsiohjattu prototyyppilevy silmukan kriittisten toimintojen testaamiseksi.

Prototyyppilevyllä olevat kytkennät testattiin ja niille suoritettiin tarvittavat muutokset. Testattujen lohkojen perusteella on mahdollista aloittaa FPGA-ohjatun prototyyppilevyn suunnitteleminen varsinaista lähetinyksikköä varten. Työn tuloksena kerätty data biasointi- ja stabilointikytkennöistä voi toimia referenssinä myös tuleville vahvistinprojekteille.

ASIASANAT:

LDMOS, vahvistimen lämpötilastabilointi, aktiivinen biasointi, biasointi, EISCAT

BACHELOR'S THESIS | ABSTRACT

TURKU UNIVERSITY OF APPLIED SCIENCES

Degree programme in Information and Communication Technology

Spring 2019 | 43 pages, 1 pages in appendices

Johannes Kultanen

BIASING AND THERMAL STABILIZATION OF AN INCOHERENT SCATTER RADAR TRANSMITTER END STAGE AMPLIFIER

- design and implementation

The EISCAT Scientific Association is planning a rollout for a next generation 3D incoherent scatter radar system. The purpose of this thesis is to design a biasing and stabilizing loop for the radar system's possible transmission unit and to create a prototype board to test critical blocks of the designed loop.

The design process began by studying the incoherent scatter radar system's functioning and the technical requirements of the radar's transmitter unit. Two LDMOS-transistor modules were tested to find the correct quiescent point and quiescent current for implementing an amplifier biasing circuit. To better understand the effects of aging and heat on an LDMOS-transistor, the transistor type's structure and properties were studied from literature. The gained knowledge was used to specify the requirements for a stabilizing loop.

Four types of biasing and stabilizing schemes are presented in this thesis and an FPGA-controlled loop is chosen based on the requirements of the project. A manually controlled prototype board was designed to test circuits that are critical for the functioning of an FPGA-controlled active biasing and thermal stabilizing loop.

The implemented circuits were tested and modified to achieve functioning blocks that can later be implemented into the actual FPGA-controlled stabilizing loop prototype of the transmitter amplifier. The collected data and stabilizing schemes presented in this thesis can be referenced as a basis for future amplifier biasing designs.

KEYWORDS:

LDMOS, Active biasing, Amplifier thermal stabilization, Biasing, EISCAT

SISÄLTÖ

KÄYTETYT LYHENTEET	6
1 JOHDANTO	7
2 EISCAT 3D – HAJASIRONTATUTKAJÄRJESTELMÄ	9
3 TUTKALÄHETTIMEN TEHOVAHVISTIN	10
3.1 NXP MRFE6VP6300H -kanavatransistori	11
3.2 NXP MRFE6VP5600H -kanavatransistori	14
4 LDMOS-KANAVATRANSISTORI	15
4.1 Rakenne	15
4.2 Ikääntymisen ja lämpötilan vaikutus transistorin toimintaan	16
4.3 Ikääntymisen ja lämpötilavaihtelun kompensointi	17
5 NIELUVIRRRAN STABILOINTI	18
5.1 Diodiohjattu jännitejako	18
5.2 Trimmattu lämpötilasensori	19
5.3 Ohjelmoitava LDMOS biasohjain.	20
5.4 FPGA-ohjattu jännitesäätö	21
6 STABILOINTIKYTKENTÄ	23
6.1 Stabilointikytkennän toiminnalliset lohkot	23
6.2 Stabilointikytkennän toiminnan kuvaus	24
6.3 Stabilointikytkennän prototyyppilevy	25
6.3.1 Virranmittauspiiri	25
6.3.2 Lämpötilan mittauspiiri	33
6.4 Prototyyppilevyn testaus	34
6.4.1 Virtamittaus	35
6.4.2 Ylivirtasuojaus	39
7 LOPUKSI	41
LÄHTEET	43

LIITTEET

Liite 1. EISCAT_3D Block diagram

KÄYTETYT LYHENTEET

EISCAT	Eurooppalainen hajasirontatutkatiedejärjestö (European Incoherent Scatter Scientific Association)
Epitaksia	Puolijohdetekniikan prosessi, jossa puolijohdekiekko toimii mallina päälle kasvatettavalle kiderakenteelle (Epitaxy)
FPGA	Digitaalinen mikropiiri, jonka sisältämä logiikka on mahdollista ohjelmoida uudelleen (Field-Programmable Gate Array)
Diffuusio	Atomien tai molekyylien hajaantuminen suuremmasta konsentraatiosta matalampaan konsentraatioon
DMOS	Kaksoisdifusoitu eristehilakanavatransistori (Double Diffused Metal-Oxide-Semiconductor)
Inversiokanava	Hilan ja lähteen välisen sähkökentän muodostama kanava, jossa kanavatransistorin varauksenkuljettajat voivat liikkua
Lateraalinen	Vaakasuora, sivuttainen
LDMOS	Lateraalisesti difusoitu eristehilakanavatransistori (Laterally Diffused Metal-Oxide-Semiconductor)
Seostaminen	Puolijohdetekniikan prosessi, jossa puolijohdemateriaaliin tuodaan epäpuhtauksia (doping)
Siroaminen	Fysikaalinen ilmiö, jossa aallon tai hiukkasen liikesuunta muuttuu, väliaineen ominaisuuksien muutoksen tai esteen kohtaamisen seurauksena
VHF	30 – 300 MHz taajuusväli (Very High Frequency)
UHF	300 MHz – 3 GHz taajuusväli (Ultra High Frequency)

1 JOHDANTO

Tämän DA-Design Oy:n toimeksiantona suoritettavan opinnäytetyön tarkoituksena on suunnitella EISCAT 3D sirontatutkajärjestelmän lähetysvahvistinyksikön biasointisilmukka, sekä toteuttaa prototyypilevylle toiminnallisia lohkoja biasointisilmukan toimintojen testausta varten. Lähetysvahvistimen oikea luotettava toiminta edellyttää vahvistimelta oikean toimintapisteen asettamista ja säilyttämistä, sekä kykyä selviytyä vikatilanteista. Luotettava lähetysvahvistinyksikön toiminta on kriittistä tutkajärjestelmän toiminnan kannalta ja asettaa tiukat vaatimukset vahvistimen ominaisuuksille sen koko elinkaaren ajaksi.

Biasointisilmukan tarkoitus on asettaa vahvistimelle haluttu toimintapiste ja kompensoida vahvistimen ikääntymisestä, lämpenemisestä ja toimintaolosuhteiden vaihtelusta johtuvia muutoksia vahvistimen toiminnassa. Silmukan suunnittelussa on jo alussa huomiotava valmistettavien vahvistimien suuri tuotantomäärä. Tämän seurauksena biasointisilmukka on suunniteltava sarjatuotantokelpoiseksi eikä se saa sisältää käsisäätöisiä komponentteja.

Työn toteuttamiseksi tutustuttiin suureen määrään lähdemateriaalia. Yleisesti tehovahvistimiin liittyvää lähdemateriaalia oli saatavilla runsaasti, mutta aktiivista biasointia on käsitelty alan kirjallisuudessa vähän verrattuna passiivisiin biasointiratkaisuihin. Myös LDMOS-kanavatransistoreista oli vaikea löytää kirjallisuutta tai tieteellisiä julkaisuja, jotka olisivat käsitelleet transistorityypin rakennetta ja ominaisuuksia lämpötilan ja ikääntymisen näkökulmasta. Elektroniikka-alan komponenttivalmistajien tuottamista materiaaleista löytyi tietoa RF-vahvistimien biasointimenetelmistä, mutta materiaaleissa tuotiin usein esille ensisijaisesti yritysten omia tuotteita biasointiratkaisuina. Tietokirjallisuuden lisäksi vahvistimiin liittyviä tekstejä oli mahdollista löytää myös alan harrastajien kirjoittamina. Usein nämä tekstit olivat kuitenkin huonosti taustoitettuja eivätkä aina sisältäneet lähteitä. Tämän seurauksena materiaaliin oli suhtauduttava varauksella ja luetuille väitteille oli usein etsittävä varmistusta alan julkaisuista tai kirjallisuudesta. Hyvä esimerkki tehovahvistimia käsittelevästä kirjallisesta perusteoksesta on Walkerin Handbook of RF and Microwave Power Amplifiers [14], joka toimi tärkeänä lähteenä LDMOS-transistorien rakenteen ja ominaisuuksien tutkimisessa. Muita hyviä lähteitä olivat puolijohdekomponenttivalmistajien tuottamat materiaalit [4][6][12].

Työssä tutustutaan EISCAT 3D sirontatutkajärjestelmään, LDMOS-transistorien toimintaan ja rakenteeseen sekä pohditaan mitä erilaisia keinoja vahvistinkytken toiminnan stabiloimiseksi on käytettävissä. Lisäksi työssä toteutetaan biasointisilmukan toiminnan kannalta kriittisiä lohkoja sisältävä prototyyppilevy ja suoritetaan mittauksia toteutettujen lohkojen toiminnan testaamiseksi.

2 EISCAT 3D – HAJASIRONTATUTKAJÄRJESTELMÄ

EISCAT (European Incoherent Scatter Scientific Association) on kansainvälinen tutkimusorganisaatio, joka tekee perustutkimusta avaruussäästä ja Auringon ja Maan välisestä fysiikasta. Järjestö operoi kolmea suuritehoista hajasirontatutkalähetintä joista kaksi sijaitsee Pohjois-Norjassa Tromsøssa ja yksi Longyearbyenissä Huippuvuorilla. Lisäksi järjestöllä on UHF- ja VHF-tutkavastaanottimet Tromsøssa ja VHF-vastaanottimet Suomessa Sodankylässä ja Ruotsissa Kiirunassa. Vuonna 2005 järjestö aloitti uuden sukupolven EISCAT 3D tutkajärjestelmän suunnittelun. [1][2]

EISCAT 3D on uuden sukupolven hajasirontatutkajärjestelmä, jonka avulla voidaan suorittaa mittauksia kolmessa ulottuvuudessa. Järjestelmän avulla tutkitaan ionosfäärin plasman ja Maan yläilmakehän fysikaalisia perusominaisuuksia, kuten plasman tiheyksiä, lämpötiloja ja liikesuuntia. Lisäksi tutkajärjestelmällä voidaan havaita Maan ilmakehään osuvia mikrometeoreja ja mitata tarkasti aurinkotuulten vaikutusta Maan läheisen avaruuden alueisiin. Näin järjestelmä tukee myös revontulien ja valaisevien yöpilvien kaltaisten taivaan ilmiöiden tutkimusta. [1][2]

Tutkajärjestelmä koostuu aluksi kolmesta ja myöhemmin viidestä vaiheistetusta antenniryhmästä, jotka sijaitsevat Suomessa Karesuvannossa, Ruotsissa Kaiseniemessä ja Norjassa Skibotnissa. Jokainen antenniryhmä sisältää noin 10 000 yksinkertaista antennia, jotka saadaan tarkan vaiheistamisen ja signaaliprosessoinnin avulla käyttäytymään yhden suuren antennin tavoin. Yksittäisten antennien vaihetta säätämällä voidaan muodostaa sähköisesti ohjattava säteilykeila, joka mahdollistaa mittauksen suorittamisen yli tuhanteen suuntaan sekunnissa ja sataan eri suuntaan jokaisena ajanhetkenä. Skibotnissa sijaitseva antenniryhmä toimii järjestelmän lähettimenä ja yhtenä kolmesta vastaanottimesta. Skibotnissa on päälähettimen lisäksi myös kymmenen pienempää antenniryhmää tarkempia mittauksia varten. [1][2]

Hajasirontatutkan toiminta perustuu suureen lähetystehoon, joka kohdistetaan taivaalle. Suurin osa lähetetystä signaalista läpäisee ilmakehän kadoten avaruuteen, mutta radioaaltojen osuessa ionosfäärissä vapaisiin elektroneihin, pieni osa lähetetystä tehosta siroaa takaisin maahan, jossa signaali voidaan vastaanottaa. Käyttöänsä ensimmäisessä vaiheessa EISCAT 3D -tutkajärjestelmän keskimääräinen lähetysteho on 1,25 MW ja järjestelmällä voidaan saavuttaa jopa 5 MW:n huipputeho. [1][2]

3 TUTKALÄHETTIMEN TEHOVAHVISTIN

Liitteessä 1 on kuvattuna EISCAT 3D -järjestelmän lohkokaaavio, jossa kuvataan antennijärjestelmän eri osat. Yksi järjestelmän viidestä antenniryhmästä toimii lähetyksryhmänä, jossa on 109 aliryhmää (Sub-array) ja jokaisessa aliryhmässä 182 dipoliantennia. Jokaista aliryhmää kohti on 23 lähetyksyksikköä (Transmit unit), jotka sisältävät yhteensä 182 vahvistinlohkoa lähetyksantenneja varten. EISCAT-organisaatio on julkaissut siron-tatutkalähettimien pätevahvistimille tavoitespesifikaatiot, jotka vahvistinlohkojen on täy-tettävä (Taulukko 1. Siron-tatutkalähettimen tavoitespesifikaatiot. EISCAT Scientific As-sociation 2014]Taulukko 1).

Taulukko 1. Siron-tatutkalähettimen tavoitespesifikaatiot. EISCAT Scientific Association 2014]

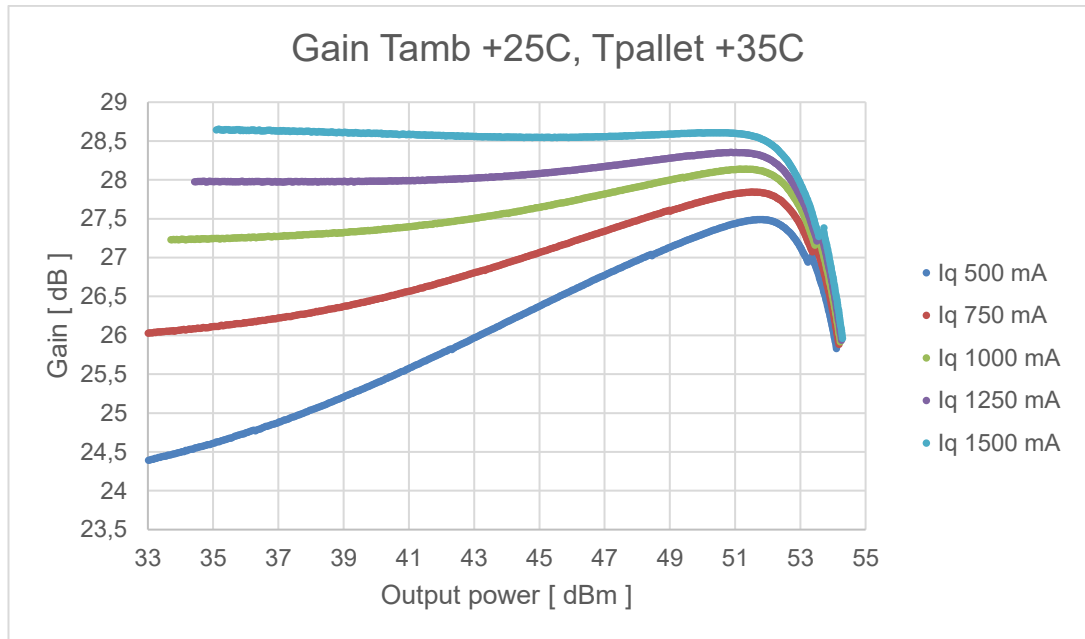
Frequency response	Nominal centre frequency 233 MHz, tunable frequency band of 5 MHz within 208 MHz to 258 MHz
Operating class	Selected for optimum operating efficiency and conformance to specifications
Efficiency	Better than 50 %
Impedance	50 Ω , input and output, VSWR <1.3:1
Transmit/Receive switch specification	Insertion loss transmit and receive <-0.4 dB Isolation transmit to receive port in transmit >-75 dB Isolation transmit to receive port in receive >-17 dB Isolation transmit to antenna port in receive >-20 dB
RF input	Input power 0 dBm for 500 W output power
RF output	Output power 57 dBm 0.0/+0.5 dB (500 W) including T/R switch
Gain	(57.0 \pm 0.5) dB. Flatness/Ripple \pm 0.2 dB over any 5 MHz band within 208 MHz to 258 MHz
Input signal	RF gating, RF (+10 dBm), DC
RF pulse characteristics	Pulse length, 0.5 μ s to 3000 μ s Inter pulse period >300 μ s fully flexible Rise and fall time, 0.1 μ s measured 10 % to 90 % Overshoot less than 5 % Amplitude droop less than 10 % over 3000 μ s Phase stability better than \pm 5° over 3000 μ s RF duty cycle, 0 % to 25 %
Spurios performance	Harmonics better than -40 dBc Inter pulse noise when transmission gated measured at output, <-171 dBm/Hz (10 K added receive noise)
Outputs signal	RF, status (excess temperature, excess reflected power, ...), sample RF signal (-30 dB)
Linearity	50 W to 500 W (10 dB)
Phase stability	\pm 1° over 10 MHz at centre frequency
Protection capabilities SSPA switch off if	The amplifier should survive any load at any phase angle too high temperature too high current is drawn too much drive power is detected too high standing wave ratio

Vahvistimeen syötetään 233 MHz:n kanta-aallolle amplitudimoduloitua signaalia 0–0,25 pulssisuhteella, enintään 3 ms mittaisina pulsseina. Tuleva pulssimuoto vaihtelee eikä ole täten tarkasti tiedossa. Vahvistimen on kyettävä tuottamaan 57 dBm:n lähtöteho säilyttäen yli 50%:n hyötysuhde[3]. Lisäksi vahvistimen on kyettävä säilyttämään yli 50 dB:n säröetäisyys ja kaikkien vaatimusten on täytyttävä 10–40 °C:n lämpötiloissa.

Sirontatutkalähettimen suuri tehovahvistus toteutetaan käyttämällä kahta LDMOS-kanavatransistoria, joiden tarkka kytkentä ei ole tiedossa. Kanavatransistorien hilojen biaspisteet asetetaan tasolle, joka tuottaa mahdollisimman lineaarisen vahvistuksen. Lepovirran ja hilan biasointijännitteiden asettamisen tueksi ja transistorin toiminnan testaamiseksi suoritettiin lineaarisuustarkastelu NXP MRFE6V6300H LDMOS-transistorille.

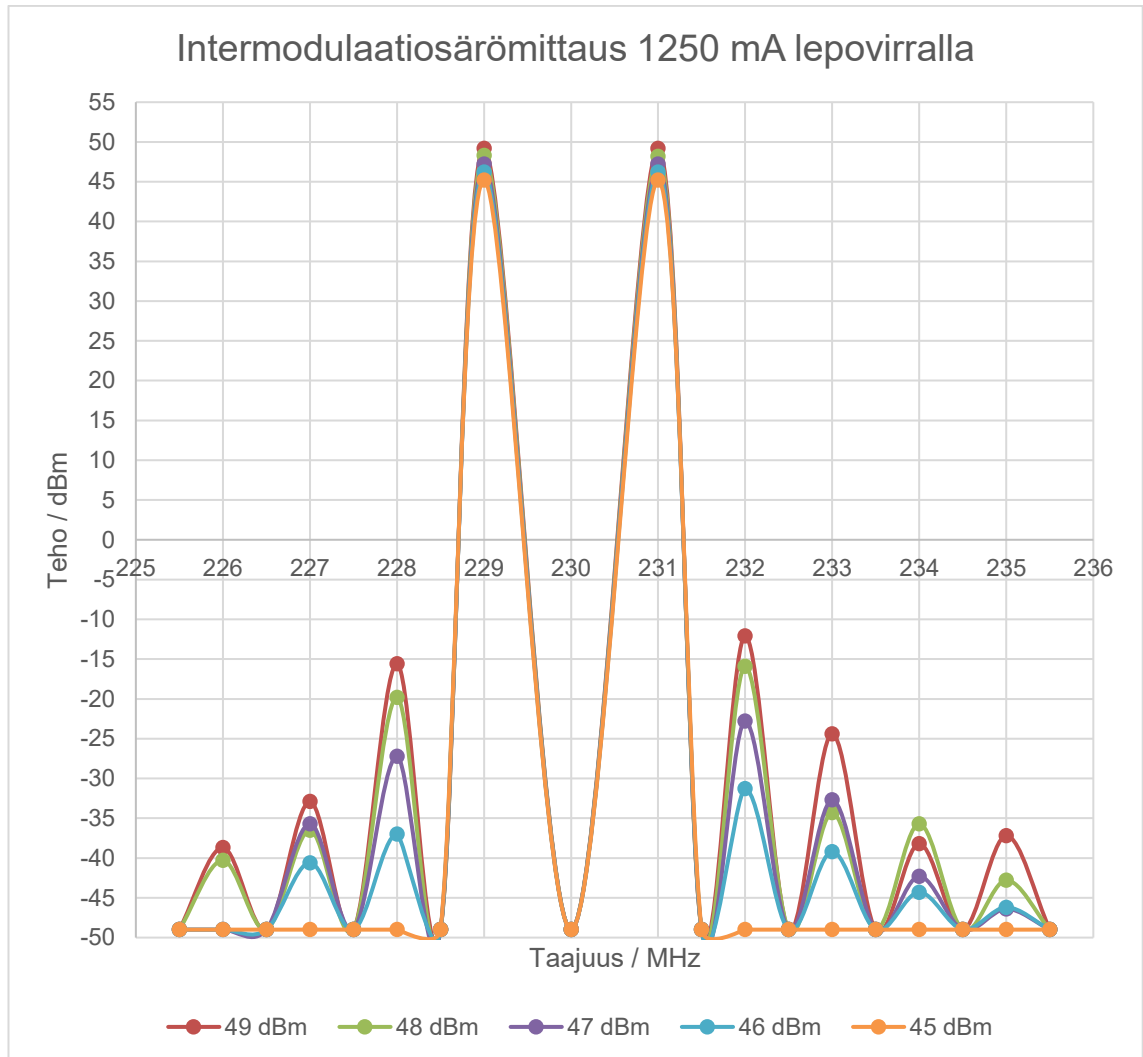
3.1 NXP MRFE6VP6300H -kanavatransistori

Tehovahvistimen RF-suunnittelija oli tutkinut jo aikaisemmin biasoinnin vaikutusta vahvistimen lineaarisuuteen mittaamalla vahvistimen tavoitetaajuisen vahvistuksen suuruutta eri lähtötehoilla ja lepovirroilla. Transistorin lepovirran muutos tapahtui hilajännitettä säätämällä. Näitä mittaustuloksia (Kuvio 1) käytettiin perusteena lepovirran asettamiselle intermodulaatiosärömittauksia varten. Lepovirran tasoksi asetettiin 1250 mA.



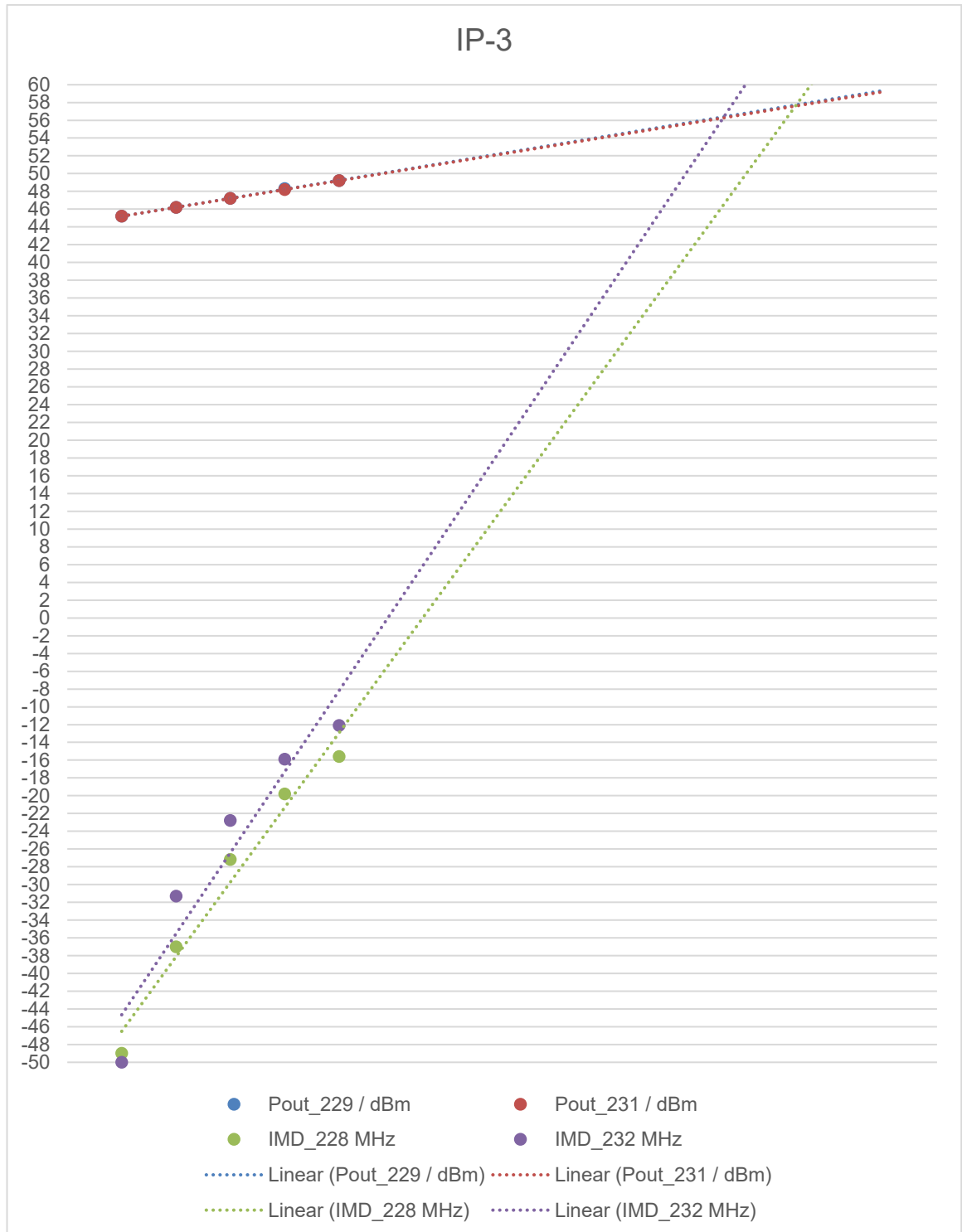
Kuvio 1. Lepovirran vaikutus vahvistimen lineaarisuuteen MRFE6VP6300H. [DA-Design]

Lepovirta asetettiin kyseiselle tasolle, koska vahvistimen toiminta muuttui lineaarisemmaksi lepovirran kasvaessa. Intermodulaatiosärömittaus suoritettiin two-tone-testillä 1250 mA lepovirralla (Kuvio 2). Kuvaajat on nimetty transistorille syötettävän testisignaalin tehon mukaan. Testisignaaleiden taajuuksina toimivat 229 MHz ja 231 MHz.



Kuvio 2. Intermodulaatiosärömittaus MRFE6VP6300H.

Särömittauksen perusteella piirrettiin kuvaajat joiden avulla ekstrapoloitiin kolmannen kertaluvun leikkauspisteet transistorille (Kuvio 3). Tavoitteena oli tarkastella vahvistimen lineaarisuutta vaikka IP-3 pisteelle ei ollut asetettu erillistä tavoitetasoa.

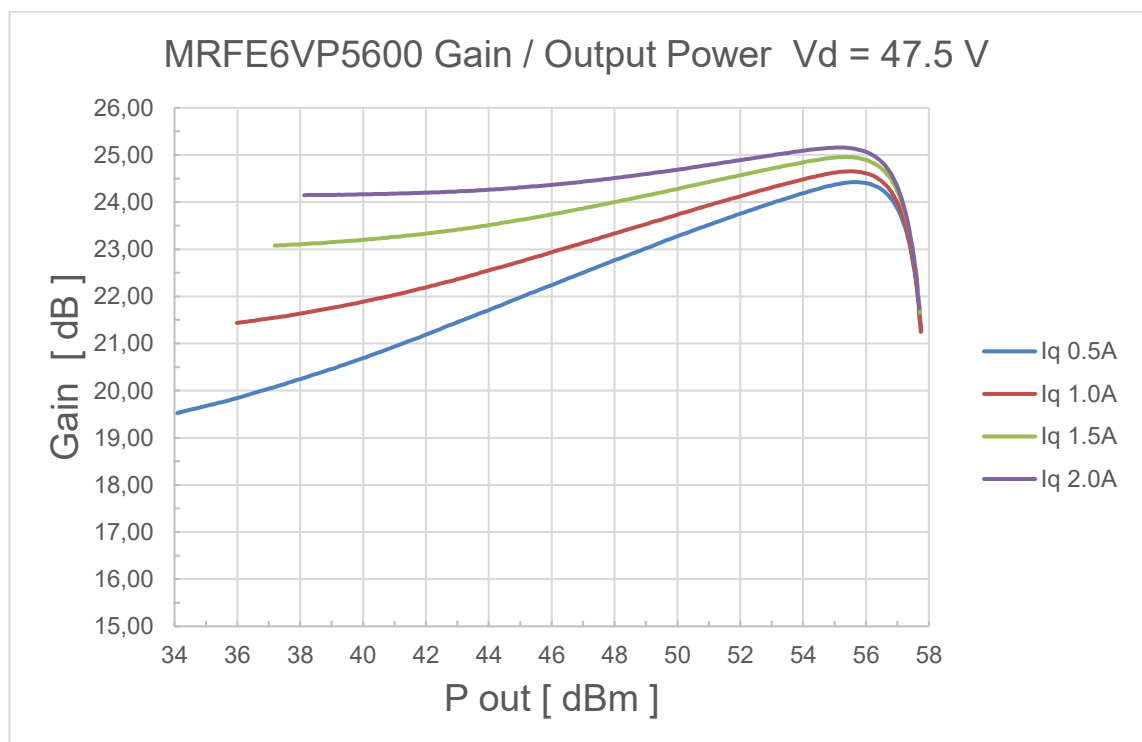


Kuvio 3. Kolmannen kertaluvun leikkauspiste intermodulaatiosärölle MRFE6VP6300H.

IP-3 pisteiksi saatiin n. 56 dBm. Mittausten jälkeen transistorityyppi vaihdettiin suuremmalle teholle tarkoitettuun malliin (NXP MRFE6VP5600H), koska aiempi malli ei kyennyt tuottamaan vaadittua 57 dBm lähtötehoa.

3.2 NXP MRFE6VP5600H -kanavatransistori

Suuritehoisemmalle transistorille oli suoritettu vastaava lineaarisuusmittaus kuin ensimmäiselle transistorille (MRFE6VP6300H). Biasoinnin vaikutusta vahvistimen lineaarisuuteen oli tutkittu mittaamalla vahvistimen lähtöteho ja vahvistus tavoitetaajuudella kun transistorin lepovirtaa muutettiin hilajännitettä säätämällä. Mittaustuloksien perusteella oli piirretty kuvaajat vahvistuksesta eri lepovirroilla (Kuvio 4). Tälle transistorille ei suoritettu intermodulaatiosärömittausta, koska painopiste opinnäytetyössä on stabilointikytkennässä.



Kuvio 4. Lepovirran vaikutus vahvistimen lineaarisuuteen MRFE6VP5600H. [DA-Design]

Aiempien mittaustulosten ja ensimmäiselle transistorille (MRFE6VP6300H) suoritettujen intermodulaatiosärömittausten tulosten perusteella havaittiin yhteys lepovirralla ja vahvistimen lineaarisuudella. Mittaustulosten perusteella arvioitiin alustavasti tulevan vahvistinkytkennän lepovirtojen olevan 2-3 A suuruusluokkaa.

4 LDMOS-KANAVATRANSISTORI

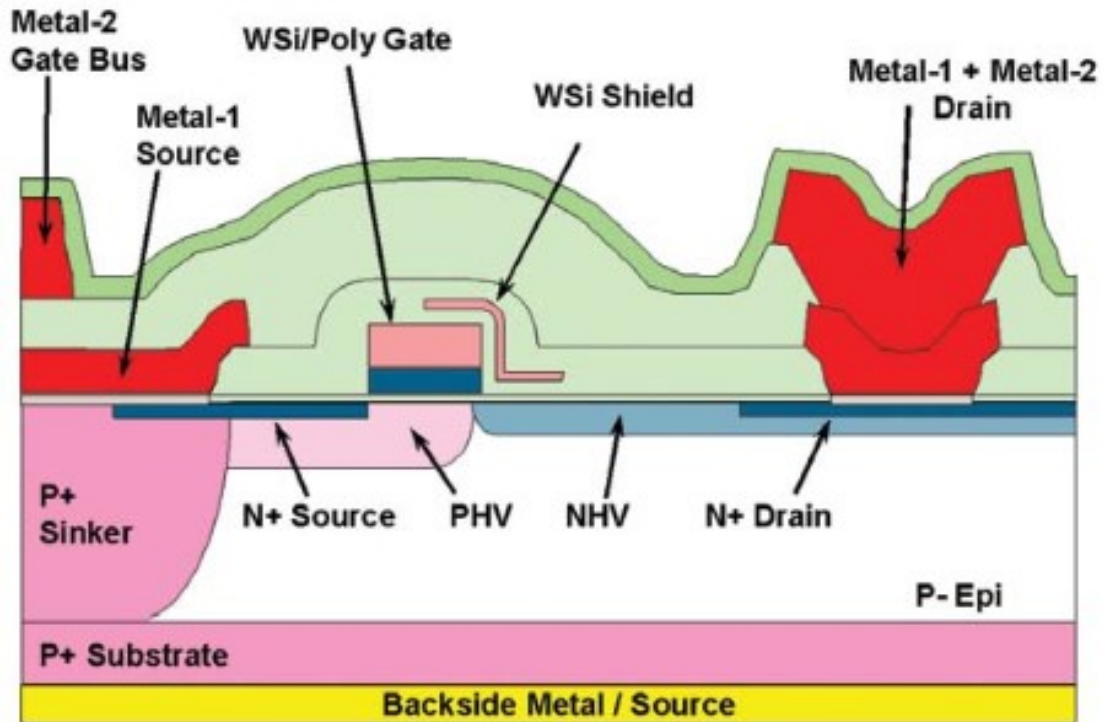
Nykyaikaisessa suuritehoisessa RF-tekniikassa on yleisesti käytössä kaksi MOSFET rakennetta, kaksoisdifusioitu (DMOS) ja lateraalisesti difusioitu (LDMOS) eristehilakanavatransistori. Paremman tehokeston saavuttamiseksi näiden RF-sovelluksissa käytettävien transistorien kanavat ovat pidempiä, eristekerrokset paksumpia ja liitossyvyydet suurempia[12]. Sirontatutkalähettimen pääteasteen vahvistimissa käytetään LDMOS-transistoreja. LDMOS-vahvistimen biasoinnin ja lämpötilastabiloinnin tueksi tutustuttiin lateraalisesti diffusoidun kanavatransistorin rakenteeseen ja haettiin tietoa erityisesti lämpötilan ja ikääntymisen vaikutuksesta transistorin käyttäytymiseen.

4.1 Rakenne

N-tyypin kanavatransistorin toiminta perustuu hilajännitteen synnyttämään inversiokanavaan, jota pitkin biasointijännitteen sähkökenttä kiihdyttää elektroneja lähteeltä nieluun. Hilajännitteen synnyttämän kanavan muodolla on kriittinen vaikutus erityyppisten eristehilakanavatransistorien toimintaan.

Lateraalisesti diffusoidun kanavatransistorin nimi viittaa transistorin vaakatasoiseen rakenteeseen, jossa lähde, hila ja nielu ja sitä kautta myös inversiokanava, ovat samassa lateraalisessa tasossa. Lisäksi nimi viittaa diffuusioon perustuvaan seostusmenetelmään, jolla transistorin lähde- ja nieluporttien alueet asetetaan puolijohdesubstraattiin. Transistorin kanavan muoto määräytyy ensisijaisesti hilarakenteen koosta sekä lähdon ja nielun diffuusioista[12].

Kuva 1 on läpileikkaus LDMOS-kanavatransistorista. Transistorin lähdeterminaali on difusioitu lähelle hilarakennetta, epitaksiaalisesti kasvatetun P-tyypin kalvon päälle ja difusioitujen PHV- ja NHV-alueiden suuntaisesti. Transistorin pakkauksen alapinta toimii ulkopuolisena lähdeterminaalina komponentille. Lähdeterminaalit on yhdistetty voimakkaasti seostetulla p-tyypin alueella, joka pienentää lähteen induktanssia huomattavasti ja mahdollistaa sisäisen lähdeterminaalin kytkemisen suoraan sähköisesti ja termisesti johtavaan koteloon. Tämä parantaa transistorin vahvistusta ja lämmönsiirtoa, sekä pienentää transistorin resistiivisiä häviöitä. [4][14]



Kuva 1. Lämpileikkaus N-tyyppin LDMOS-kanavatransistorin rakenteesta (Freescale Semiconductor, Inc 2019).

4.2 Ikääntymisen ja lämpötilan vaikutus transistorin toimintaan

Diffuusioprosessi voi aiheuttaa lähteen ja nielun leviämistä hilarakenteen alle. Lisäksi nielun ja lähteen välinen biasointijännite synnyttää nielun ympärille tyhjennysalueen, joka lyhentää lähdon ja nielun välistä efektiivistä kanavan pituutta entisestään. Kanavan lyhentyminen voi aiheuttaa epätoivottua käyttäytymistä, kuten varauksenkuljettajien injektioitumista hilan eristekerrokseen (Hot-Carrier Injection) ja kynnysjännitteen madaltumista nielujännitteen kasvaessa (Drain-induced barrier lowering). Tämä voi aiheuttaa merkittävää toimintapisteen siirtymistä vakiohilajännitteellä [5][6][12].

LDMOS-kanavatransistorin lämpötilakäyttäytyminen on epälineaarista. Kun transistori lämpenee sen hilan kynnysjännite siirtyy, transkonduktanssi laskee ja nielun ja lähteen välinen resistanssi pienenee pienillä virroilla. Suurilla virroilla termisen resistanssin lämpötilakerroin muuttuu kuitenkin positiiviseksi. Tämä ominaisuus suojaa kanavatransistoreja lämpötilaryntäykseltä (thermal runaway) [12][14].

4.3 Ikääntymisen ja lämpötilavaihtelun kompensointi

Vahvistinasteen suuren lähtötehon ja n. 50% hyötysuhteen vuoksi transistorinkytkentään jäävä teho lämmittää transistoria pulssien aikana voimakkaasti ja sitä on jäähdytettävä käytön aikana. Transistorin pulssien aikainen lämpötilamuutos siirtää biasoinnin toimintapistettä ja tämän myötä laskee lepovirran kynnyksjännitettä. Transistorin epälineaarinen lämpötilakäyttäytyminen ja ikääntymisen aiheuttama toimintapisteen siirtyminen on huomioitava stabilointipiiriä suunniteltaessa stabiilin toiminnan varmistamiseksi koko vahvistimen elinkaaren ajaksi. Lepovirta on joko astettava aluksi hieman tavoitearvoa pienemmäksi tai kynnyksjännitettä on säädettävä pulssien välissä.

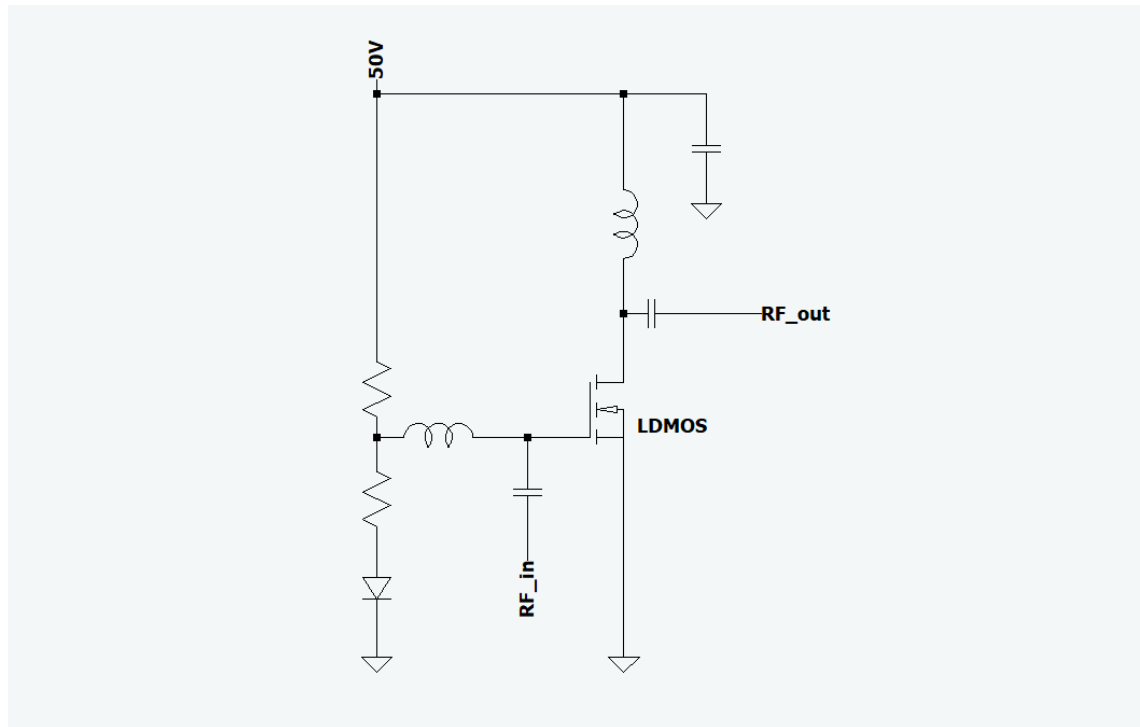
5 NIELUVIRRRAN STABILOINTI

Vahvistinasteen suunnittelussa on löydettävä tasapaino lineaarisuuden, hyötysuhteen ja vahvistuksen välillä. Transistoreille suoritettujen lineaarisuusmittausten perusteella oli havaittu, että kanavatransistorin nieluvirta on määrittävä tekijä näiden ominaisuuksien hallinnassa. Nieluvirran asettaminen tapahtuu kanavatransistorin hilajännitettä säätämällä. Optimaalinen nieluvirta on kyettävä säilyttämään toimintalämpötilasta, lähdejännitteen vaihteluista, biaspisteen siirtymästä ja laitteen ikääntymisestä riippumattomana. Koska nieluvirta muuttuu herkästi edellämainittujen tekijöiden vaikutuksesta, sen stabilointi vaatii käytännössä aktiivista biasointia, joka säätää hilajännitettä virran ja lämpötilan mukaan. Tehokkaan aktiivisen biasoinnin toteuttamiseksi tarkasteltiin erilaisia biasointimenetelmiä joista valittaisiin parhaiten tarkoitukseen soveltuva ja teollisessa mittakaavassa toteutettavissa oleva menetelmä.

5.1 Diodiohjattu jännitejako

Yksinkertainen ja edullinen stabilointimenetelmä on diodiohjattu jännitejako. Diodin kynnysjännite on lämpötilasta riippuva ja muuttuu tyypillisesti n. $-2 \text{ mV}/^\circ\text{C}$. Kun negatiivisen lämpötilakertoimen omaava diodi kytketään sarjaan transistorin hilan alavetovastuksen kanssa Kuva 2 mukaisesti saadaan yksinkertainen lineaarinen lämpötilastabilointi. Kun vahvistinasteen lämpötila kasvaa, diodin kynnysjännite alkaa laskea. Kynnysjännitteen laskun seurauksena myös hilajännite laskee stabiloiden näin nieluvirran vaihtelua.[8][13]

Diodilla toteutetun lämpötilastabiloinnin ongelma on stabilointidiodin ja vahvistintransistorin lämpötilakertoimien sovittaminen, koska käytännössä komponenttien välisessä lämpötilakäyttäytymisessä on aina vaihtelua. Stabilointikytkennän avulla ei voida myöskään huomioida ikääntymisen vaikutusta vahvistintransistorin lepovirtaan. Yksi ongelma on myös diodistabiloinnin lineaarisuus. Lämpötilakompensointi vaatii stabilointikytkennältä kykyä epälineaarisiin muutoksiin, koska kanavatransistorin nieluvirran muutos ei ole lineaarinen lämpötilan suhteen. [8]

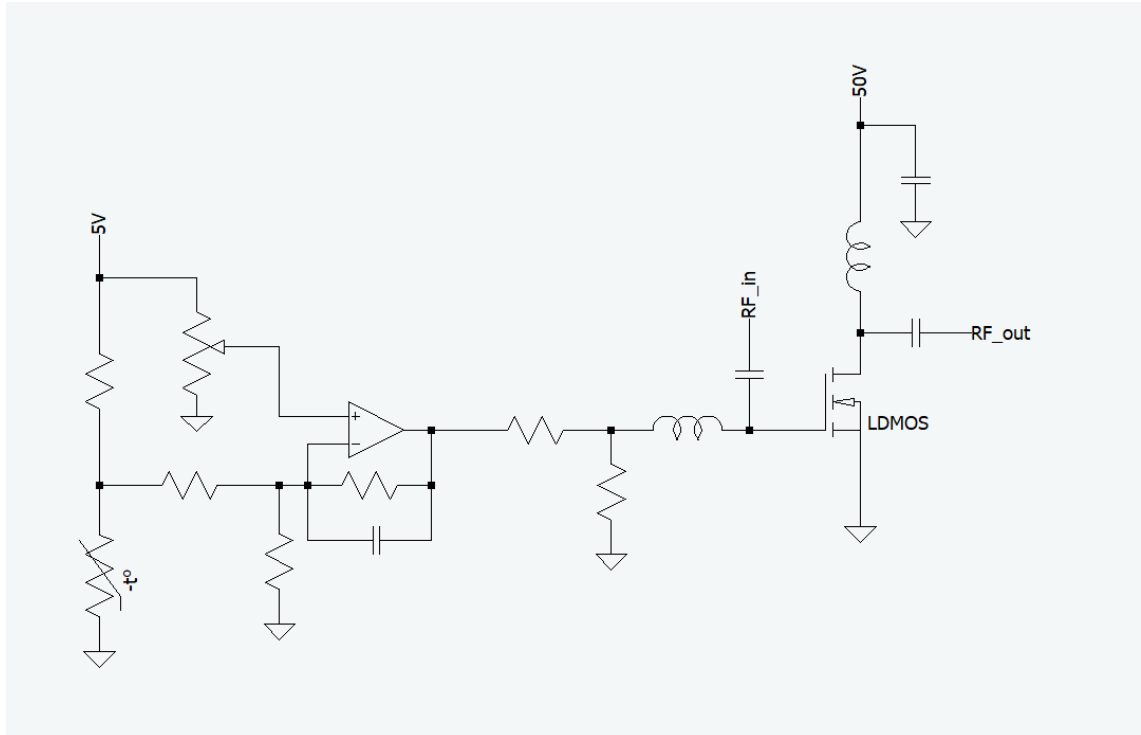


Kuva 2. Diodiohjattu jännitejako.

5.2 Trimmattu lämpötilasensori

Toinen edullinen, mutta hieman diodiohjattua jännitejakoa monimutkaisempi tapa asettaa vahvistimen nieluvirta on käyttää operaatiovahvistinta, lämpötilasensoria ja säätövastusta Kuva 3 mukaisella tavalla. Kytkentä on piirretty ja muokattu Millwardin materiaaleissa[8] esitetyn stabilointikytkennän pohjalta. Hilajännite asetetaan säätövastuksella lähtöarvoonsa ja operaatiovahvistimen vahvistus muuttuu lämpötilan funktiona kompensoiden transistorin nieluvirran muutoksia. Biasointikytkentä kärsii kuitenkin samoista ongelmista kuin diodiohjattu kytkentä.[8]

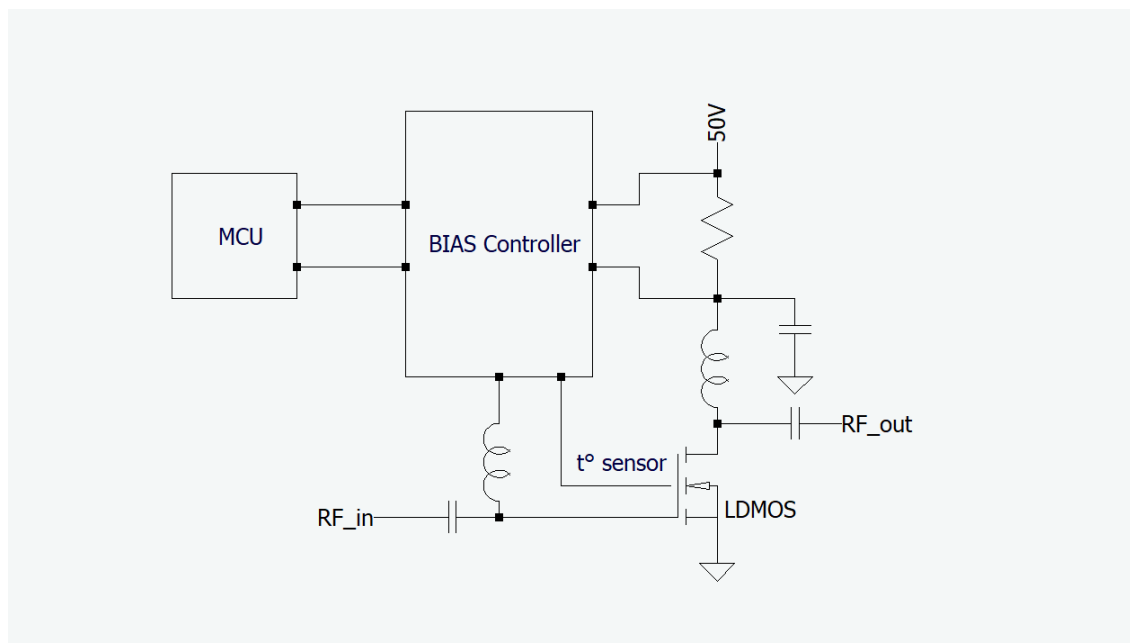
Toinen merkittävä ongelma kytkennälle on säätövastuksen sopivan asennon etsiminen. Pienillä tuotantomäärillä käsisäätöisten komponenttien käyttö voi olla toimiva ratkaisu komponenttien välisen vaihtelun kompensoinnissa, mutta teollisessa mittakaavassa tuhansien stabilointisilmukoiden säätövastusten toimintapisteen manuaalinen asettaminen on ratkaisuna kallis, hidas ja epäkäytännöllinen. Käytännössä tämä voisi johtaa toimitusten myöhästymisiin ja yleisiin tuotantovaikeuksiin.



Kuva 3. Trimmatun lämpötilasensorikytkennän yleisrakenne.

5.3 Ohjelmoitava LDMOS biasohjain.

LDMOS-vahvistimia varten on saatavilla ohjelmoitavia biasohjainsiruja. Ohjainsirulla toteutettuna biasointikytkentä (Kuva 4) yksinkertaistuu huomattavasti, koska siru sisältää tarvittavan logiikan nieluvirran ja lämpötilan mittaamiseksi sekä ohjaimen hilajännitteen säätämiseksi. Ohjainpiiri vaatii toimiakseen myös ulkoisen muistipiirin tai mikroprosessorisyksikön ohjaamaan biasohjaimen toimintaa. Prosessorin muistiin tai muistipiiriin tallennetaan taulukko, joka sisältää tiedon vaadittavasta hilajännitteestä eri lämpötiloissa, jotta nieluvirta pysyisi mahdollisimman stabiilina. Transistorin lepovirran mittauksella voidaan hienosäätää lämpötilan mukaan asetettua hilajännitettä, mikäli lepovirta poikkeaa tavoitevirrasta. Mikroprosessori mahdollistaa myös ikääntymisen vaikutuksen huomiointin ja erilaisten vikatilojen tunnistamisen ja tilannekohtaisen reagoimisen vikatilanteiden ratkaisemiseksi. Ikääntymisen vaikutusta voidaan myös kompensoida asettamalla taulukoiden biasointijännitteiden tasot hieman korkeammiksi, jolloin nieluvirta vaeltaa ajan myötä lähemmäs tavoitearvoa[13].



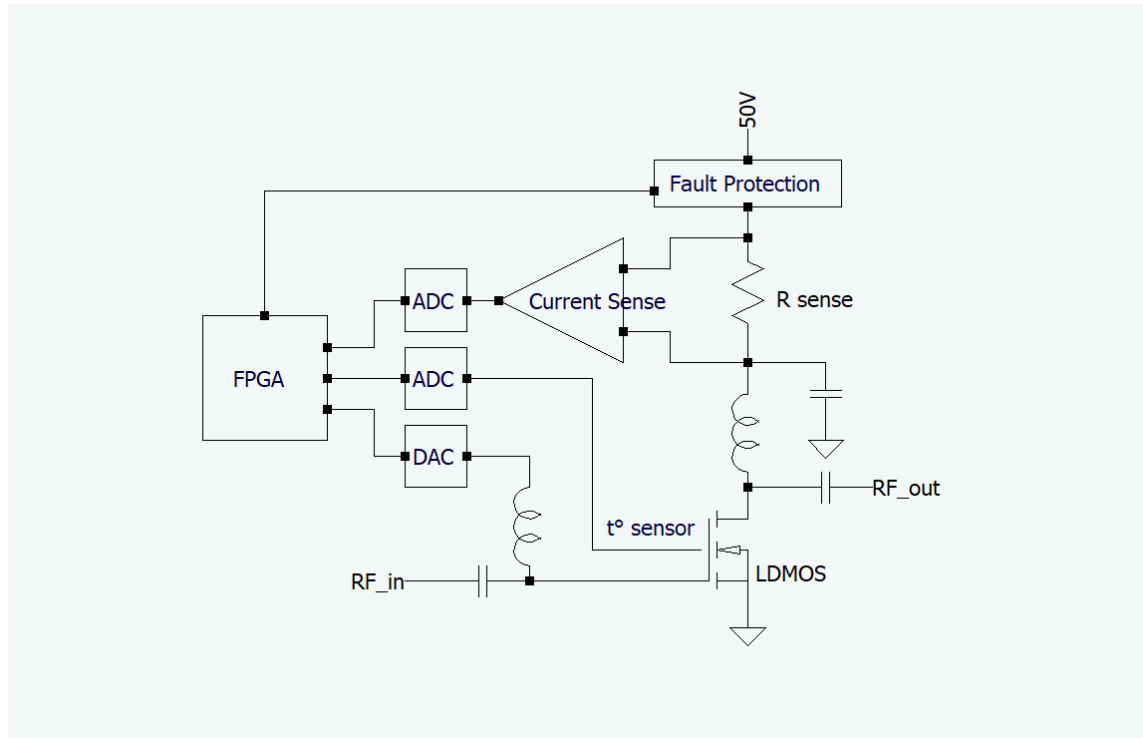
Kuva 4. Ohjelmoitava biasohjaimen yleisrakenne.

Biasohjaimen käyttäminen transistorin toimintapisteen stabiloimiseen on realistinen ja tuotantokelpoinen tapa vahvistimen stabilointisilmukan toteuttamiseen. Biasohjaimen käyttöön liittyy kuitenkin myös ongelmia. Lähettimen eri toimintojen ohjauksessa käytetään mikroprosessoria, joka vaatii kahden piirin ohjelmoimista. Biasohjaimen virranmittausvastuksen valinta on ongelmallista, koska käytön aikana huippuvirrat ovat kymmenkertaisia lepovirtoihin verrattuna. Tämän seurauksena on tehtävä valinta mittaustarkkuuden ja mittaustarkkuuden tehohäviöiden välillä. Vahvistimen suuret virrat ja jännitetasot aiheuttavat ongelmia riittävästi spesifioitujen ohjainpiirin löytämisessä, joka nostaa toteutuksen kustannuksia.

5.4 FPGA-ohjattu jännitesäätö

Biasoinnin ohjaus on mahdollista toteuttaa myös erillisillä prosessoriohjatulla[7][11] tai FPGA-ohjatulla lohkoilla Kuva 5 mukaisesti. FPGA:n suuri etu on erittäin nopea toiminta ja kyky useiden rinnakkaisten toimintojen suorittamiseen samanaikaisesti. Tämä mahdollistaa kytkennän räätälöimisen käyttötarkoitusta varten, erilaisten vikatilanteiden havaitsemisen ja ratkaisemisen sekä koko vahvistinketjun kaikkien lohkojen hallinnan samanaikaisesti yhdellä ohjausyksiköllä. Kytkeä vaatii toimiakseen analogia-digitaali-

ja digitaali-analogiamuuntimia joiden avulla mitattu sensoridata ja virranmittausvahvistimen ulostulo muunnetaan FPGA:lla käsiteltävään muotoon. FPGA-ohjatulla jännitesäädöllä voidaan kompensoida LDMOS-vahvistimen nieluvirran vaeltamista hyvin nopeasti hyödyntämällä dataa koko vahvistinketjusta samanaikaisesti tai säätää vahvistimen tulotehoa pulssien välillä.



Kuva 5. FPGA-ohjatun jännitesäätöpiirin yleisrakenne.

FPGA-piirin huonoihin puoliin kuuluu erillisten AD- ja DA-muuntimien tarve ja verrattain työläs ohjelmitavuus. Erilliseen biasohjainpiiriin verrattuna, stabilointikytkentä muodostuu erilliskomponenteista ja vaatii vahvistimelle asetetuista vaatimuksista johtuen erittäin nopeat AD-muuntimet. Tämä nostaa stabilointikytkennän kustannuksia ja monimutkaisee kytkentää.

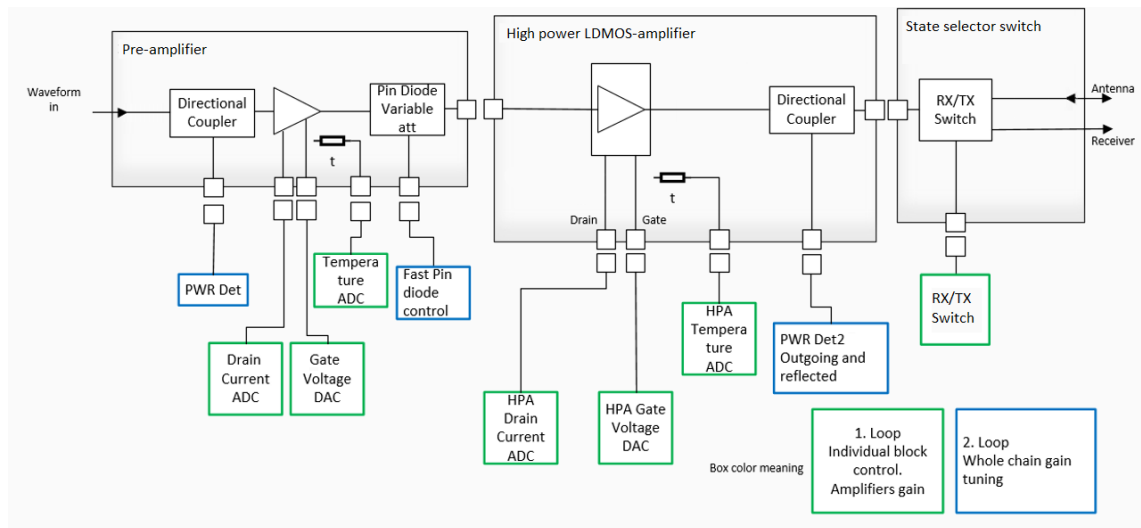
6 STABILOINTIKYTKENTÄ

6.1 Stabilointikytkennän toiminnalliset lohkot

Stabilointikytkennän toteutuksessa päädyttiin FPGA-piirillä toteutettavaan biasointisilmukkaan. Tärkeimmät syyt FPGA-toteutuksen valintaan olivat stabilointikytkennän aikakriittisyys ja useiden mittasuureiden samanaikaisen rinnakkaisen prosessoinnin tarve. Valintaan vaikutti myös mahdollisuus laitekohtaiseen kalibrointiin ja uusiokäyttämiseen. Jokaisen stabilointikytkennän kalibrointitaulukot voidaan määrittää erikseen valmistuksen yhteydessä ja käyttöön otettujen laitteiden kalibrointeja voidaan muuttaa tarvittaessa käytön aikana ikääntymisen vaikutusten kompensoimiseksi. Lisäksi kytkentää voidaan muokata helposti ohjelmallisesti jos halutaan toteuttaa vastaavia stabilointisilmukoita erilaisille vahvistimille.

Silmukka tarvitsee toimiakseen kaksi virranmittauslohkoa, kolme lämpötilanmittauslohkoa, kaksi tehoilmaisinta ja FPGA:n toiminnan kannalta välttämättömät A/D- ja D/A-muuntimet sensoridatan lukemiseen, sekä hilajänniteiden ohjaukseen. Lisäksi piirin lohkoille on suunniteltava jännitelähteet, joiden käyttösjännitteet otetaan vahvistimen 50 V:n teholähteeltä.

Vahvistinketjun prototyypin toiminnalliset lohkot FPGA:ta lukuunottamatta on kuvattuna Kuvio 5. Kuviossa on myös kuvattu eri lohkojen suorittamien operaatioiden aikakriittisyyttä, suoritusjärjestystä ja vaikutusta silmukan toimintaan. Lohkojen toiminnot tapahtuvat ensisijaisesti vasemmalta oikealle ja nopeutta vaativat toiminnot sijaitsevat ylempanä.



Kuvio 5. Lähetysvahvistimen prototyypin lohkokkaavio.

6.2 Stabilointikytkennän toiminnan kuvaus

Vahvistinyksikölle suoritetaan valmistuksen yhteydessä kaksi tehdaskalibrointia. Virranmittaus kalibroidaan tarkan virtalähteen kanssa eri lämpötiloissa ilman RF-signaalia. Näin voidaan vähentää yksikkökohtaista systemaattista virhettä mittaustuloksessa ja parantaa virtamittauksen mittaustarkkuutta. Seuraavaksi vahvistimen hilajännite asetetaan tuottamaan haluttu lepovirta. Vahvistimelle syötetään pulssitettua RF-signaalia, ja mahdollinen biasvirran muutos kompensoidaan kalibroimalla hilajännitteelle offsettia.

Käytön aikana silmukka toimii seuraavalla tavalla. Kun lähetysvahvistinyksikköön kytketään virta, hakkurikytkennät alkavat tuottaa käyttöjännitteitä ja stabilointisilmukan mitaus- ja ohjauslohkot käynnistyvät. Vahvistintransistorien lämpötiloja seurataan jatkuvasti. Jokaisen stabilointimoduulin muistiin talletetaan valmistuksen yhteydessä lämpötilataulukko, jonka arvoihin mitattuja lämpötila-arvoja verrataan ja tämän perusteella asetetaan LDMOS-transistorien hilajännitteet. Tässä vaiheessa transistorien biasoinnit on asetettu karkeasti paikoilleen tehdasarvojen perusteella.

Seuraavaksi virranmittausyksiköillä mitataan vahvistintransistorien lepovirrat ja verrataan niitä muistiin talletettuihin tavoite-arvoihin. Jos mitatut arvot eroavat tavoitearvoista,

hilajännitteisiin lisätään offset-korjausta jonka jälkeen virta mitataan uudelleen. Kun lepovirrat vastaavat RF-mittauksissa todettuja lineaarisuuden kannalta optimaalisia arvoja, vahvistinyksikkö on valmis vastaanottamaan signaaleja.

Kun vahvistimen tuloon saapuu signaali sen, teho mitataan tehoilmaisimella. Esivahvistimen vahvistus on vakio, joten vahvistimen jälkeistä vaimenninta käytetään asettamaan pääteasteelle saapuva teho oikean suuruiseksi. Pääteasteen lähtöteho ja heijastukset mitataan ja tulosten perusteella voidaan reagoida vikatiloihin esimerkiksi sammuttamalla vahvistin paluuheijastuksen kasvaessa liian suureksi.

T/R kytkimen avulla lähetin voidaan asettaa lähetys- tai vastaanottotilaan. Toiminto on tarpeellinen, koska samaa antennia käytetään sekä lähettämisessä, että vastaanottamisessa.

6.3 Stabilointikytkennän prototyyppilevy

Suunnitellun stabilointikytkennän toiminnan kannalta kriittisimpien lohkojen toimintaa haluttiin testata toteuttamalla prototyyppilevy. Prototyyppilevylle ei lisätty ohjelmoitavaa logiikkaa, vaan kaikkien testattavien lohkojen ohjaus toteutettiin käsikäyttöisillä kytkimillä. Stabilointikytkennän erilaisten toiminnallisten lohkojen suuren lukumäärän takia stabilointikytkentää käsittelevä osio rajattiin prototyyppilevylle suunniteltuun virranmittauspiiriin, sen virtalähteeseen ja muihin virranmittaukseen liittyviin toiminnallisiin piireihin.

6.3.1 Virranmittauspiiri

Virranmittauspiirille asetettiin vaatimukseksi pieni kuormitus ja suuri mittaustarkkuus, koska mitattavan virran tasolla oli suuri merkitys vahvistimen säröominaisuuksiin. Pienen kuormituksen takaamiseksi virranmittauspiirin tuloimpedanssin tuli olla erittäin suuri ja virranmittausvastuksen resistanssin pieni, mittaustarkkuuden asettamissa rajoissa. Käytännössä virranmittauksen suorittamiseksi oli tehtävä valinta instrumentointivahvistinkytkennän ja virranmittaukseen tarkoitetun dedikoidun mikropiirin väliltä.

Pääteasteen kanavatransistorin alustavaksi lepovirraksi oletettiin 2 A ja huippukuormitusvirraksi 20 A. Mittauksen merkittävä haaste oli huippuvirran ja lepovirran suuri ero. Riittävän mittaustarkkuuden saavuttamiseksi virranmittausvastuksen nimellisarvoksi asetettiin 20 m Ω . 2A lepovirran tuottamaksi potentiaalieroksi vastuksen yli saatiin näin

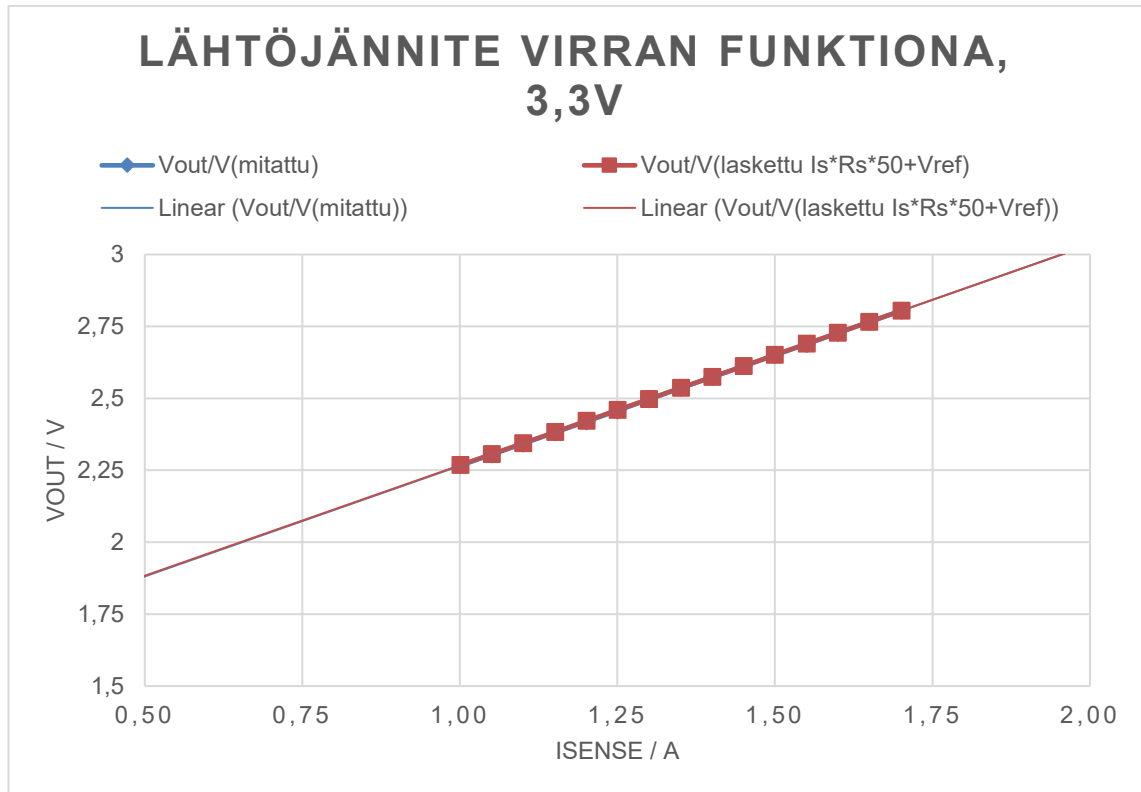
40 mV. Tehohäviöiden pienentämiseksi virranmittausvastuksen rinnalle asetettiin pieniresistanssinen ja suuria virtoja kestävä suunniteltu kanavatransistori. Transistorin tärkein tehtävä oli oikosulkea virranmittausvastusta mahdollisimman hyvin lähetysten aikana, mutta näkyä katkokseksi lepovirtaa mitattaessa lähetysten välillä.

Piirilevytilan säästämiseksi ja hyvän mittaustarkkuuden saavuttamiseksi virranmittaus päädyttiin toteuttamaan erillisellä integroidulla virranmittauspiirillä. Sopivaa piiriä etsittäessä hakutuloksille asetettiin ensimmäiseksi suodattimeksi riittävä yhteismuotoisen jännitteen kesto (vähintään 65 V). Virranmittaukseen valittiin Maxim integratedin MAX40056FAUA+, joka on suunniteltu erityisesti suurten virtojen mittaamiseen suurella tarkkuudella. Lopulliset virranmittauspiirin valintaan johtaneet parametrit olivat mittausvahvistimen CMRR (tyypillisesti 140 dB), tuloimpedanssi (n. 10 G Ω) ja vahvistus (50 V/V). Vahvistimen ominaisuudet mahdollistivat pienen virranmittausvastuksen käyttämisen ja minimaalisen kuormituksen.

Mittaustarkkuus

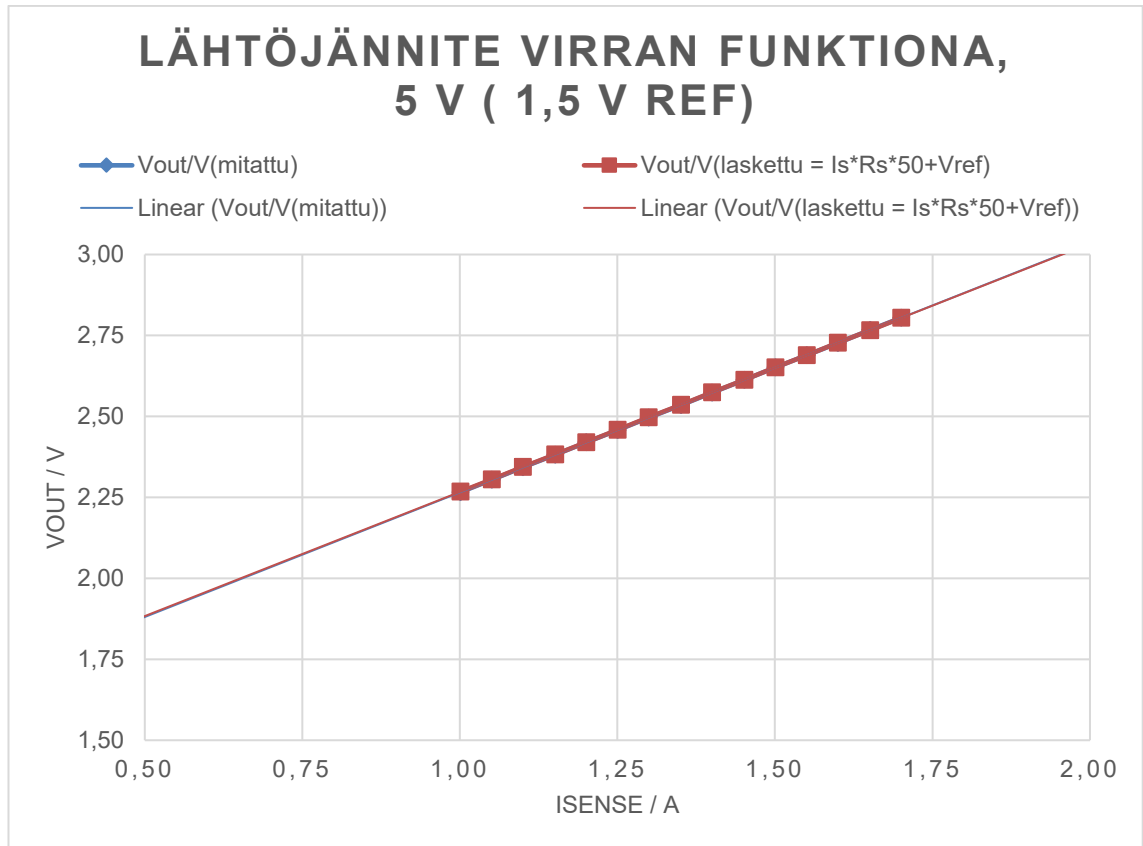
Mittaustarkkuutta arvioitiin virranmittausvahvistimen datalehden[9] tietojen perusteella ja tarkkuusarviossa pyrittiin huomioimaan mahdolliset mittausvastusten väliset toleranssit (0,5%), lämpötilavaihtelu 10 – 40 °C lämpötiloissa (100PPM/°C \approx 0,3%), sekä vahvistimen maksimaalinen vahvistusvirhe (0,5 %) , maksimaalinen offset-jännitteen aiheuttama virhe (0,09%) ja referenssijännitteen maksimaalinen vaihtelu (1,0%). Virheet laskettiin yhteen ja tämän perusteella virranmittauskytkennän maksimaaliseksi virheeksi saatiin n. 2,4 %, joka vastaa n. 36 mA mittausvirhettä 20 m Ω vastuksella ja 1,5 A virralla.

Virranmittausvahvistimen mittaustarkkuutta testattiin myös käyttämällä Maxim Integrate-din evaluointipiiriä eri käyttöjännitteillä huoneenlämmössä. Piirin antama lähtöjännite mitattiin eri virroilla ja tulosta verrattiin kaavan 1 mukaiseen laskennalliseen tulokseen, kun piirilevyille oli asetettu 0,015 Ω vastus. Mittauksista piirrettiin kuvaajat.



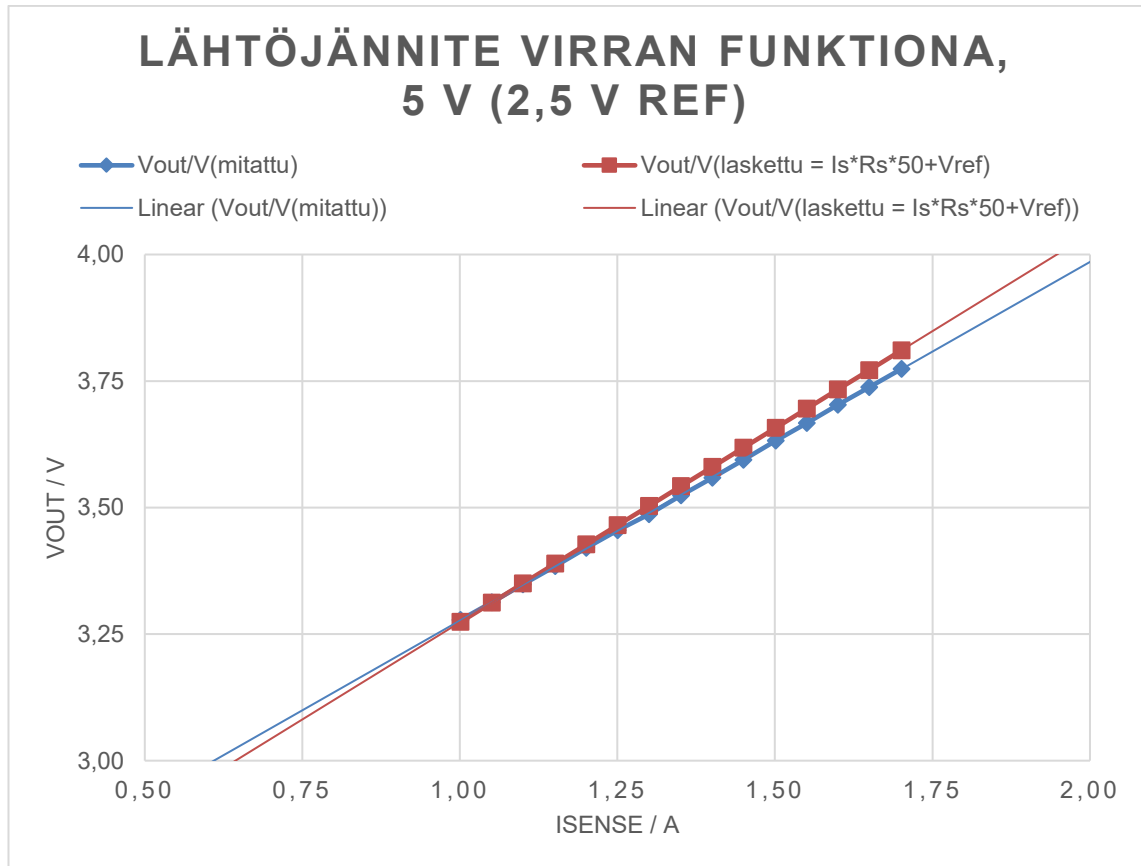
Kuvio 6. Mittaustarkkuus 3,3V käyttöjännitteellä.

Mittauksen keskimääräinen virhe 3,3 V käyttöjännitteellä ja 1,5 V referenssillä oli -0,03 %.



Kuvio 7. Mittaustarkkuus 5 V käyttöjännitteellä (1,5 V referenssi).

Keskimääräinen mittausvirhe 5 V käyttöjännitteellä ja 1,5 V referenssillä oli -0,02%



Kuvio 8. Mittaustarkkuus 5 V käyttöjännitteellä (2,5 V referenssi).

Keskimääräinen mittaustarkkuus 5 V käyttöjännitteellä ja 2,5 V ulkoisella referenssillä oli -0,47%.

Mittauksissa havaittiin pieni mutta systemaattinen virhe, koska mitattu arvo oli aina laskennallista arvoa pienempi. Mittaustulosten perusteella mittaussiirin käyttöjännitteeksi päädyttiin asettamaan 5 V ja referenssijännitteeksi 1,5 V. Käyttöjännitteen valintaperusteena toimi laajempi skaala, joka mahdollistaa suurempien virtojen havaitsemisen ja ylivirtasuojauksen suunnittelun. 1,5 V referenssijännitteen valintaperusteena toimi havaittu suurempi mittaustarkkuus.

Mittauspiirin kytkentä

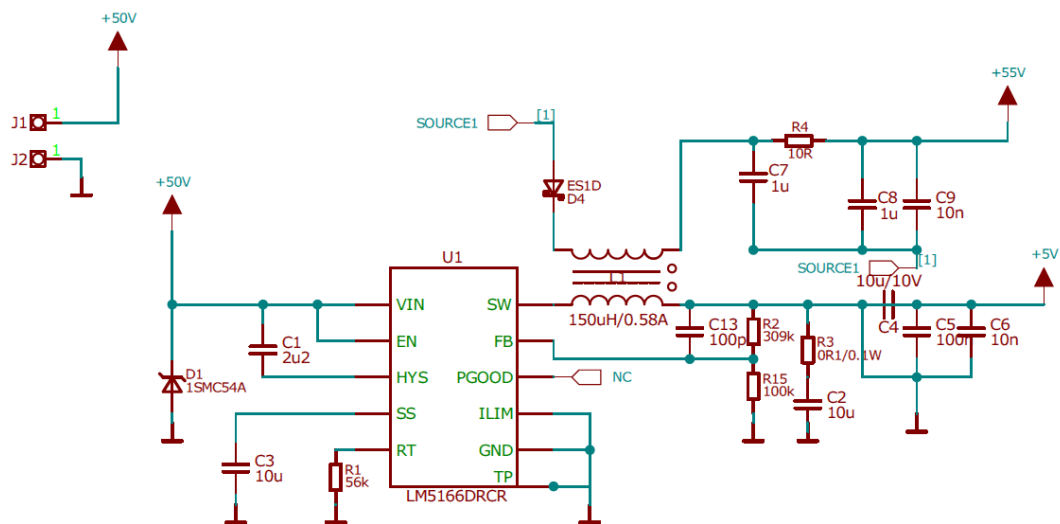
Mittausvahvistimen datalehden suosituksen perusteella mittaustavaksi valittiin erityinen virranmittaukseen suunniteltu nelijalkainen vastus. Vastus on suunniteltu siten että

kaksi jalkaa kytketään virtareitille ja kaksi jalkaa virranmittausta varten ns. kelvin-kytkennällä, johdininduktanssien ja -resistanssien aiheuttaman mittausvirheen minimoimiseksi.[9]

Vahvistimen ulostulojännite noudattaa kaavaa 1.

$$V_{OUT} = (I_{SENSE} \times R_{SENSE}) \times 50 + V_{REF}, \{ V_{REF} \leq V_{OUT} \leq V_{DD} \} \quad (1)$$

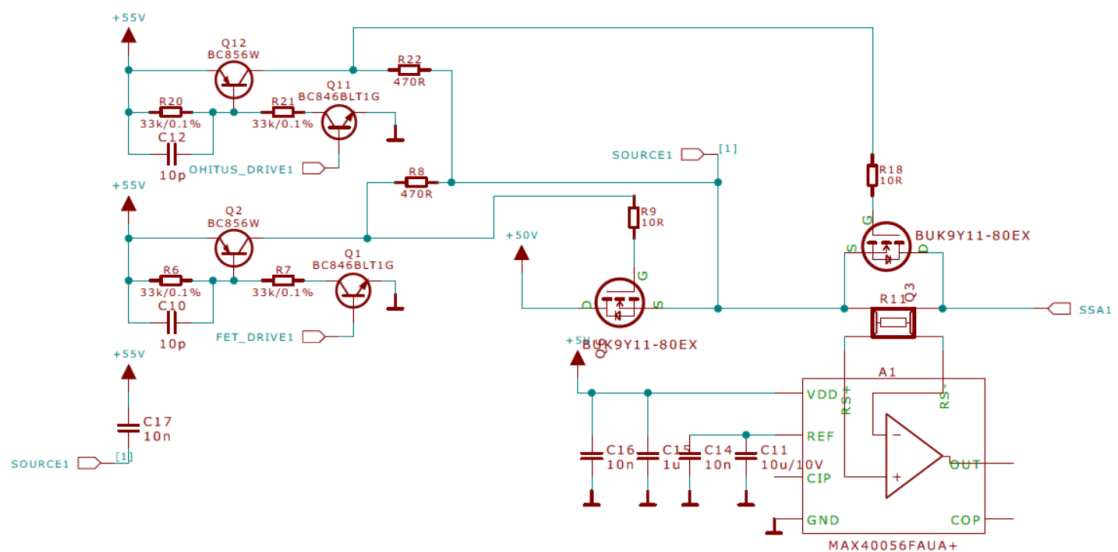
Virranmittausvahvistin käyttää sisäistä 1,5 V referenssijännitettä (V_{REF}) ja 5 V käyttöjännitettä, jonka tuottamiseksi oli suunniteltava alaskonvertoiva hakkurivirtalähde (kuvio 9). Virranmittausvahvistimen virrankulutus on maksimissaan 9 mA. Koska 5 V käyttöjännitettä voitaisiin hyödyntää laajemminkin stabilointikytkennässä, hakkurivirtalähteelle valittiin aluksi ohjainpiiriksi Texas Instrumentsin LM5166, jonka avulla voidaan tuottaa 3 – 65 V tulojännitteestä 3,3 – 5 V lähtöjännite 500 mA:n maksimivirralla.



Kuvio 9. Hakkurivirtalähde ja hilajännitteen korotuspiiri.

Virranmittausvastuksen tehohäviöiden pienentämiseksi mittausvastuksen rinnalle oli kytkettävä pieniresistanssinen kanavatransistori, jonka avulla virranmittausvastusta voitaisiin ohittaa lähetysten aikana (kuvio 10). Tavoiteresistanssiksi nielun ja lähteen välille asetettiin alle $10\text{ m}\Omega$ virranmittausvastuksen oikosulkemiseksi. Transistorin tuli myös kestää vähintään 65 V jännite ja yli 65 A virta, jotta vikatilanteessa transistori ei hajoaisi. Tarkoitukseen valittiin NEXPERIA BUK9Y11-80E, jolle on luvattu $8\text{ m}\Omega$:n tyypillinen vastus, 80 V jännitteenkesto ja 84 A virrankesto. Ohitustransistori asetettiin diodisuuntaiseksi, jolloin hilan ja lähteen välisestä potentiaalierosta tuli hallittu. Diodisuuntaisuus ei vaikuta virranmittauksen tulokseen koska virranmittausvastuksen yli jäävä 30 mV jännite ei ylitä kanavatransistorin diodin kynnyksjännitettä. Koko kytkentää suojaamaan asetettiin toinen BUK9Y11-80E kanavatransistori, jonka avulla vahvistimen virrat voitaisiin vikatilanteessa katkaista.

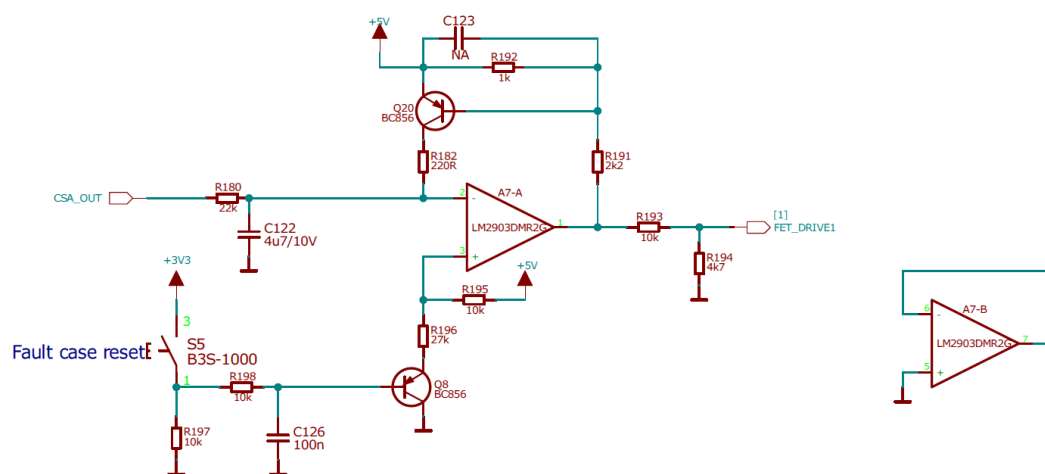
Koska suojatransistori kytkettiin suoraan 50 V jännitteeseen sen avaamiseksi oli suunniteltava hilajännitteen korotuspiiri, joka nostaisi hilajännitteen tarvittaessa 55 V suuriseksi (kuvio 9). Ohituskanavatransistorin avaamiseen vaadittava hilajännite tuli myös nostaa 5 V transistorin lähdejännitettä korkeammaksi. Tarvittavan hilajännitteen tuottamisessa hyödynnettiin 5 V hakkuripiiriä ja muuntajaa. Muuntajan toisiokäämin otto asetettiin kanavatransistorien lähteille ja hakkuripiiri nostaa toision lähdon 5 V lähdejännitteiden yläpuolelle. Ottopuolelle asetettu schottky-diodi toimii tasasuuntaajana.



Kuvio 10. Kanavatransistorien ohjauspiirit ja virranmittausvahvistin.

Kanavatransistorien ohjaamiseksi suunniteltiin ohjauspiirit, joiden avulla kanavatransistorit voi avata ja sulkea alle 3 V jännitteillä (kuvio 10).

Kytkenän suojaksi virranmittausvahvistimen lähdölle tehtiin ylivirtasuojaus (kuvio 11). Suojauksen toiminta perustuu one-shot tyyppiseen liipaisuun, jonka seurauksena ylivirtapiikin aiheuttama vikatila jää päälle vaikka virran kulku lakkaisi. Vikatila on tämän jälkeen vapautettava erikseen erillisellä vapautuspulssilla.



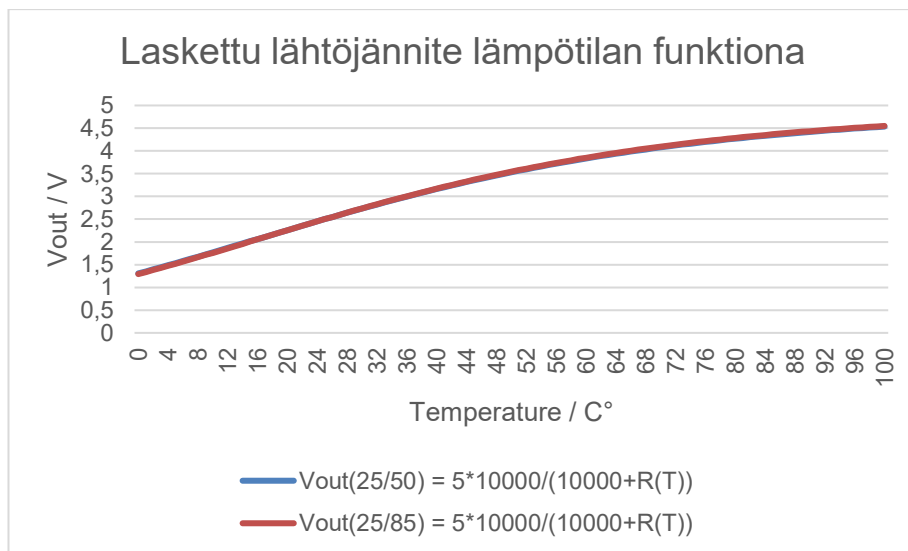
Kuvio 11. Ylivirtasuoja.

Kun virranmittausvahvistimen lähtö (CSA_OUT) on 5V yli 300 ms, komparaattorin invertoivan tulon jännite nousee suuremmaksi kuin ei-invertoivan tulon jännite (n. 3,8 V). Tämän seurauksena komparaattorin (LM2903) lähtöjännite putoaa lähelle 0 V aukaisten kytkimenä toimivan PNP-transistorin, jonka läpi alkaa kulkea virtaa. Transistori toimii 220 ohmin vastuksen kanssa ylösvetona invertoivalle tulolle, joka jää n. 4,95 V suuriseksi eikä riipu enää virranmittausvahvistimen tulosta. Lähtöjännitettä voidaan käyttää herätteenä vahvistimen päälinjan ohjaukseen, jolloin komparaattorin lähtöjännitteen putoaminen voidaan asettaa katkaisemaan virrankulku 50 V lähteeltä lähetinvahvistimelle. Komparaattorin invertoivan tulon vapauttamiseksi, ei-invertoivan tulon jännite on nostettava 5 V suuriseksi n. 30 ms ajaksi.

6.3.2 Lämpötilan mittauspiiri

Lämpötilan mittaukseen soveltuva yksinkertainen ja kustannustehokas ratkaisu on käyttää NTC-vastusta. Vastuksen resistanssi on käänteisesti lämpötilasta riippuva ja pienentyy siksi lämpötilan kasvaessa. Kapealla lämpötila-alueella vastuksen resistanssia on mahdollista mallintaa lämpötilan funktiona riittävän tarkasti stabilointikytkennän tarpeeseen käyttämällä ns. Beta-kaavaa (kaava 2), joka perustuu valmistajan ilmoittamaan materiaalivakioon B, sekä vastuksen nominaaliresistanssiin tietyssä lämpötilassa.[10]

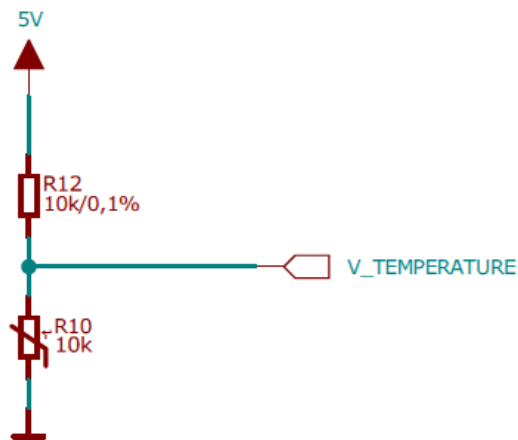
$$R(T) = R(T_0) \times e^{B\left(\frac{1}{T} - \frac{1}{T_0}\right)} \quad (2)$$



Kuvio 12. Laskettu lähtöjännite lämpötilan funktiona.

Mittauspiirin kytkentä

Kuviossa 13 on esitettyä NTC-vastuksella ja tavallisella vastuksella toteutettu jännitejakokytkentä, joka soveltuu lämpötilan mittaamiseen. Kytkennän mittausvirhettä on mahdollista pienentää ottamalla jännitejakokytkennän ja jännitejakoa mittaavan AD-muuntimen käyttöjännitteet samalta lähteeltä, jolloin käyttöjännitteen vaihtelut vaikuttavat molempiin samalla tavalla.



Kuvio 13. Lämpötilan mittauskytkentä.

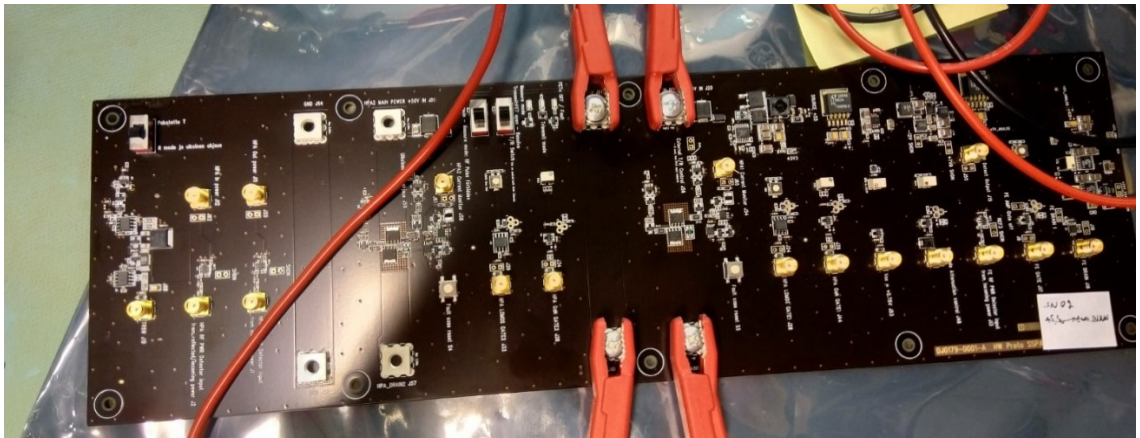
6.4 Prototyypilevyn testaus

5V jännitehakkurin ohjainpiiri päädyttiin vaihtamaan, koska se ei kyennyt antamaan riittävän suurta virtaa piirin tarpeeseen. Korvaavaksi ohjainpiiriksi valittiin TI LM5088, joka kykenee tuottamaan 4,5 - 75 V käyttöjännitteillä 1,205 – 70 V lähtöjännitteen ja 10 A maksimivirran. Ohjainpiiri valittiin, koska se soveltui käyttötarkoitukseen ja sitä oli valmiina varastossa. Hakkuripiirin kytkentäkaavion sisältävä liite on jätetty opinnäytetyön salattuun tausta-aineistoon.

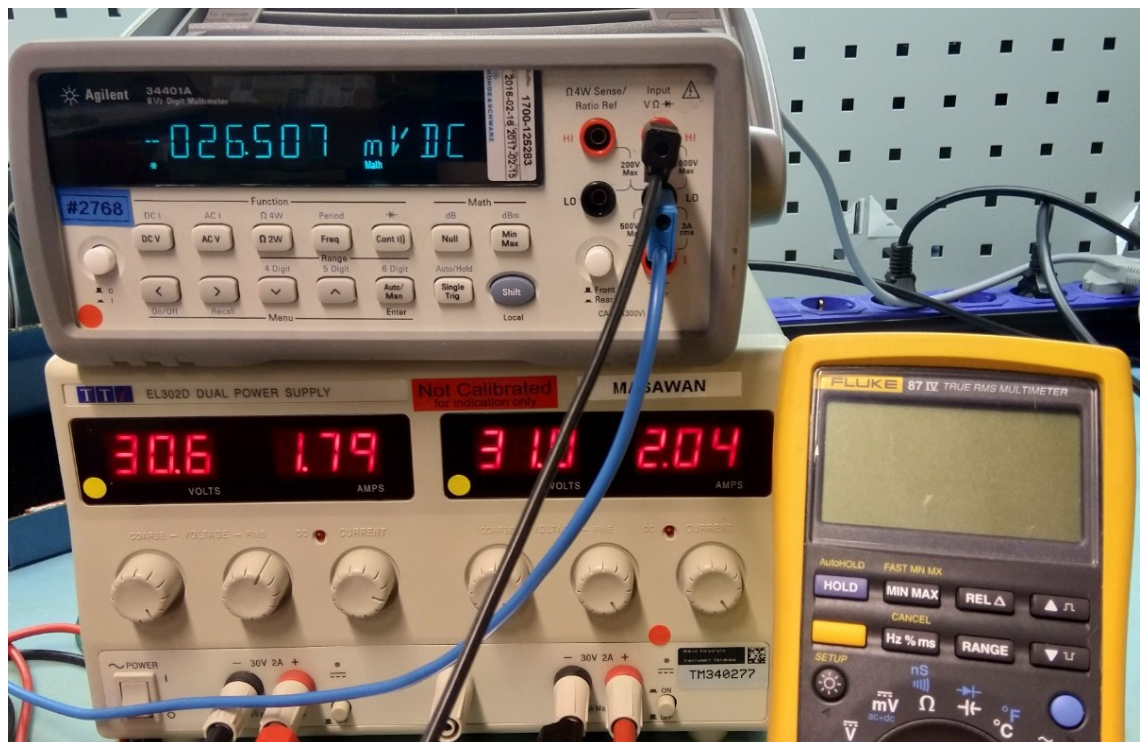
Ylivirtasuojauksen lähtöön lisättiin NPN-transistori, jonka kollektori kytkettiin puskuriohjaimen (74LVC1G125) \overline{OE} jalalle. Kun ylivirtasuojauskytkennän lähtöjännite putoaa lähelle 0 V, NPN-transistori lakkaa johtamasta ja kollektorijännite nousee 3,3 V suuriseksi. Tämä muuttaa puskuriohjaimen lähdön suuri-impedanssiseksi alasvedoksi maahan ja katkaisee virrankulun vahvistimelta. Virranmittauspiirin, ylivirtasuojauksen, kytkinten ja ohajuspiirien kytkentäkaaviot löytyvät liitteestä, joka on jätetty opinnäytetyön salattuun tausta-aineistoon. Lämpötilanmittauspiiriä ei kytketty levyille, koska levy ei sisältänyt FPGA-piiriä, joka olisi hyödyntänyt lämpötiladataa.

6.4.1 Virtamittaus

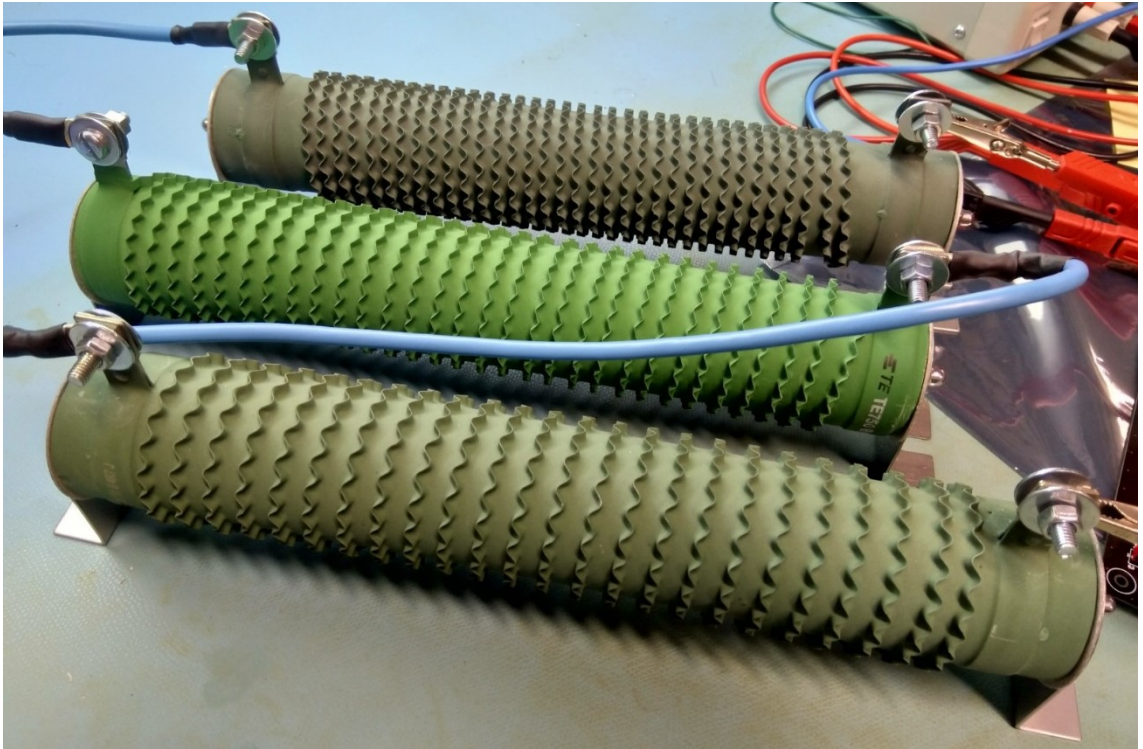
Prototyypilevyn (Kuva 6) testauksessa käytettiin seuraavia mittalaitteita (Kuva 7): TTI EL302D Dual Power Supply tehrolähde, Agilent 34401A yleismittari ja Fluke 87 IV True RMS multimeter yleismittari. Prototyypilevyn toiminnan testauksessa LD MOS-vahvistimen tilalla käytettiin suuren tehokeston kuormavastuksia, jotka näkyvät kuvissa Kuva 8 ja Kuva 9. Mittausjärjestely näkyy kuvassa Kuva 10.



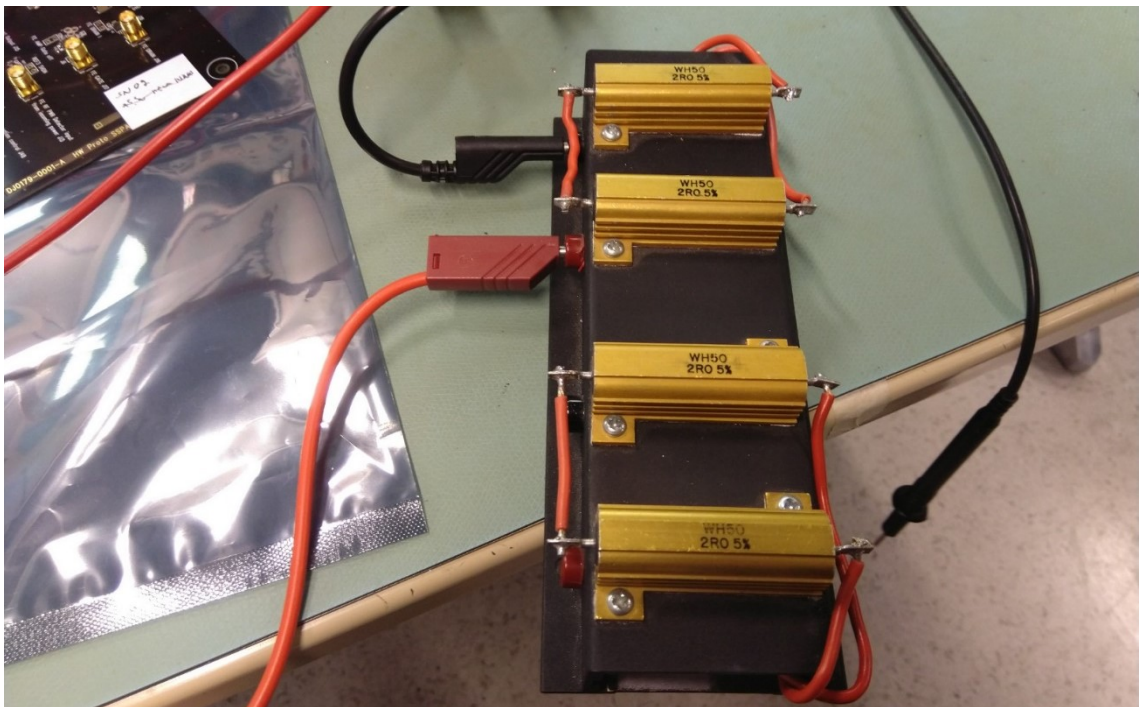
Kuva 6. Prototyypilevy.



Kuva 7. Mittalaitteet.



Kuva 8. Suuren tehkeston kuormavastuksia.

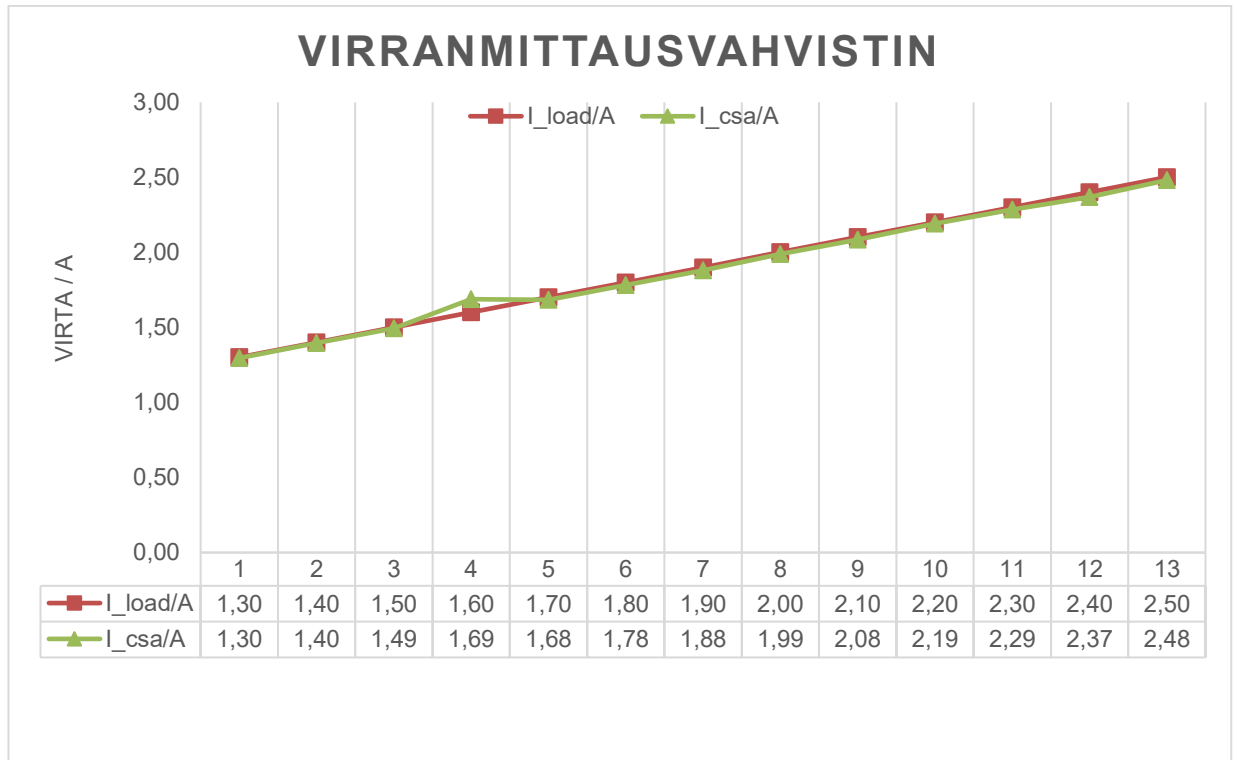


Kuva 9. Tehovastuksia.

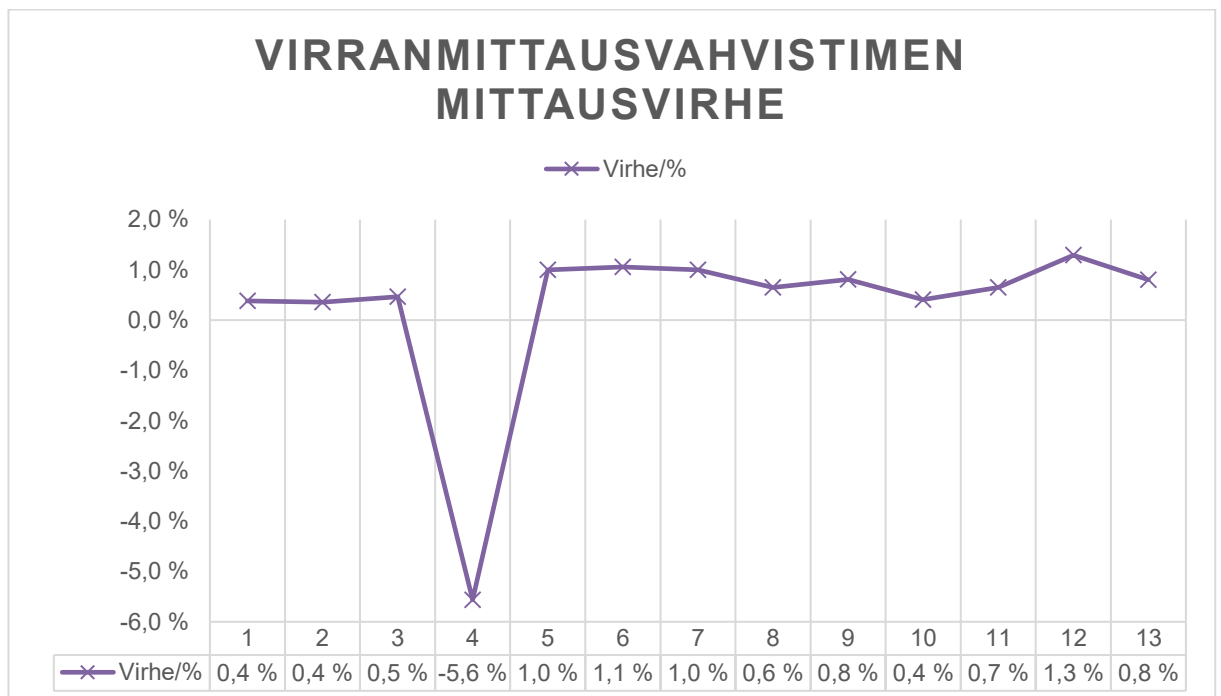


Kuva 10. Prototyypilevyn testausjärjestely.

Testaus aloitettiin virranmittausvahvistimesta. Kuormaksi asetettiin aluksi $15,9 \Omega$ nimelliresistanssi ja käyttöjännite asetettiin $+ 21,2 \text{ V}$ suuruiseksi. Tämä tuotti kuormalle $1,3 \text{ A}$ virran. Virtaa nostettiin 100 mA askelin $1,9 \text{ A}$ virtaan asti. Koska laboratoriovirtalähteen käyttöjännitteen 30 V yläraja rajoitti virran nostamista, kuormaa pienennettiin $11,9 \Omega$ nimelliresistanssiin. Virran nostamista jatkettiin 100 mA askelissa $2,5 \text{ A}$ virtaan asti. Virranmittausvahvistimen lähtöjännite kirjattiin ylös jokaisella mittausvirralla ja mittaustuloksista piirrettiin kuvaajat, jossa esitetään yleismittarilla mitatut ja virranmittauspiiristä laskennallisesti saadut virrat. Kuvaajat näkyvät kuviossa 14. Yleismittarin mittaustulos oletettiin tarkemmaksi kuin virranmittauspiirin laskennallinen tulos ja tulosten perusteella laskettiin laskennallisen virran mittausrvirhe verrattuna yleismittarin mittaustulokseen. Mittausvirheestä piirrettiin kuvaaja, joka on esitettyä kuviossa 15. Kuvaajassa havaittu $-5,6\%$ virheen muodostama piikki todettiin todennäköiseksi virheeksi mittauksessa tai tulosten kirjauksessa, koska vastaavia piikkejä ei ollut havaittu aiemmissa mittauksissa. Tuloksen perusteella keskimääräinen mittausrvirheen suuruus on n. $0,7 \%$, jos yksittäinen $-5,6 \%$ mittaustulos oletetaan mittausrvirheeksi.



Kuvio 14. Mitattu ja laskettu virta.



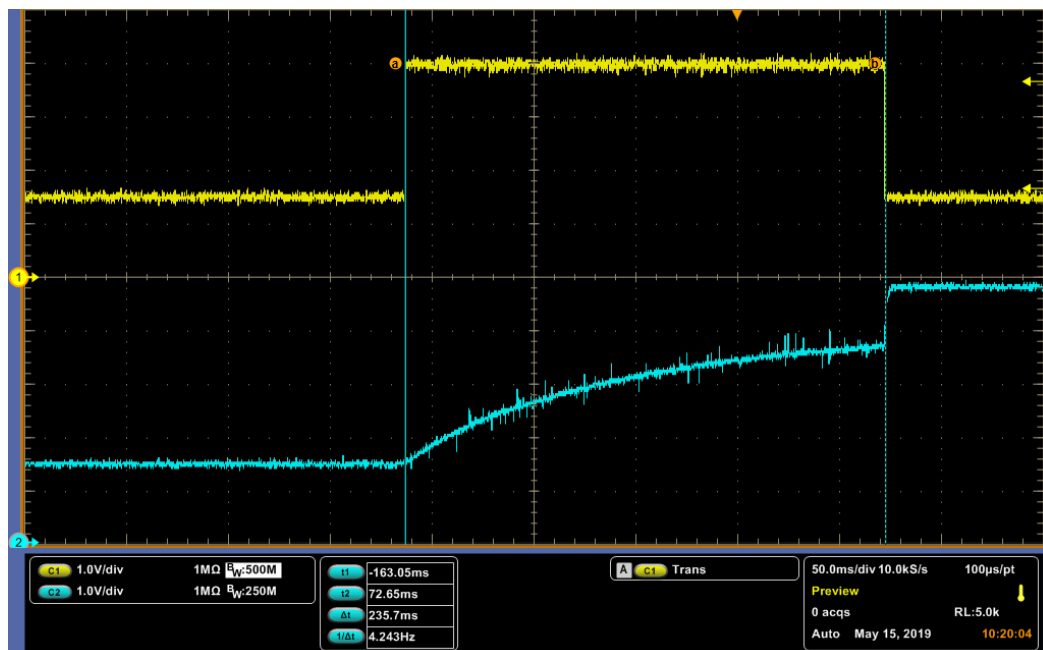
Kuvio 15. Virranmittausvahvistimen mittausvirhe.

6.4.2 Ylivirtasuojaus

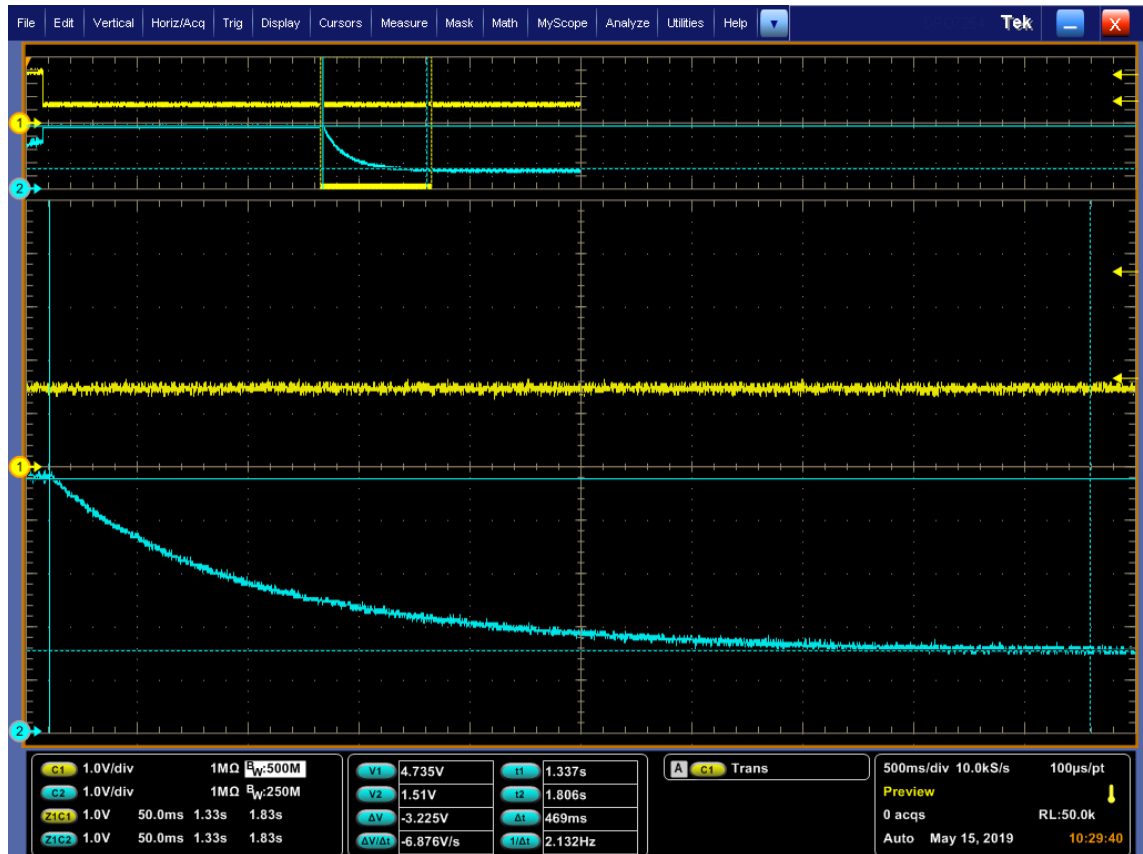
Virranmittausvahvistinta testatessa havaittiin kytkintransistorien ohjainpiirien toimivan halutulla tavalla, mutta ylivirtasuojauksen toimivan väärin. Ylivirtasuojaus ei katkaissut virran kulkua vaikka 2,3 A suuremmilla virroilla komparaattorin invertoivan tulon jännite nousi suuremmaksi kuin ei-invertoivan tulon jännite. Ongelman syyksi paljastui ylivirtasuojauskytkennän suunnitteluvirhe. Suojauskytkennän komparaattorin 5 V käyttöjännite oli liian pieni. Komparaattorille kytkettiin 7 V käyttöjännite, koska oikea toiminta edellytti vähintään 1,5 V tulojännitettä suuremman käyttöjännitteen.

Nyt ylivirtasuojaus katkaisi virran kulun, mutta vikatilän palautus ei toiminut, koska ei-invertoivan tulon jännite ei noussut riittävän korkeaksi. Ongelman syyksi selvisi vapautuksen testipainikkeen 3,3 V ylösvetojännite. Testipainikkeen ylösveto kytkettiin 5 V jännitteeseen, jonka seurauksena vikatilän vapautus toimi halutulla tavalla.

Ylivirtasuojauksen ajoitus tarkistettiin oskilloskoopilla (Tektronix DPO 7254). Mittauksesta otettu kuvakaappaus näkyy kuvassa 16. Mittauksissa havaittiin ylivirtasuojauksen reagoivan ylivirtaan katkaisemalla virrat. Ragointiaika ei kuitenkaan vastannut suunniteltua 300 ms aikaa vaan suojaus reagoi jo n. 240 ms:ssa. Tarkempi tarkastelu osoitti ei-invertoivan tulon jännitteen olevan 3,71 V suunnitellun 3,8 V sijaan, mahdollisesti aiheuttaen nopeamman reaktionajan.



Kuva 11. Ylivirtasuojauksen siirtymä.



Kuva 12. Ylivirtasuojauksen vapautus.

Ylivirtasuojauksen vapautus mitattiin oskilloskoopilla. Kuvakaappaus mittauksesta näkyy kuvassa 13. Mittaustuloksesta havaittiin komparaattorin invertoivan tulon laskevan 1,5 V tasolle n. 470 ms ajassa.

7 LOPUKSI

Työssä tutustuttiin EISCAT Scientific Associationin toimintaan ja tavoitteisiin sekä käytiin läpi EISCAT 3D sirontatutkajärjestelmän yleinen rakenne. Tavoitteena oli tutustua tarkemmin toteutettavan stabilointikytkennän toteutettavan lähetinvahvistimen toiminnallisiin vaatimuksiin ja rooliin osana tutkajärjestelmää. Järjestelmän rakenteeseen tutustuminen auttoi hahmottamaan stabilointikytkennän toimintaa osana suurempaa kokonaisuutta ja taustoitti stabilointisilmukalle annettuja vaatimuksia. EISCAT organisaatiosta ja sirontatutkajärjestelmästä haettiin tietoa ensisijaisesti organisaation omilta verkkosivuilta[2] sekä organisaation julkaisemista materiaaleista ja asiakirjoista[1, 3].

Stabilointisilmukan suunnittelun tueksi suoritettiin lineaarisuustarkastelu kahdelle LDMOS-tyyppiselle vahvistintransistorimallille. Tavoitteena oli selvittää biasoinnin vaikutusta vahvistinten lineaarisuuteen. Lineaarisuustarkastelu antoi arvokasta tietoa lämpötilan ja lepovirran vaikutuksesta LDMOS-tyyppisen vahvistinkytkennän ominaisuuksiin ja rajasi tulevan vahvistimen biasointikytkennän virta- ja jännitealueita. Mittauksissa kerätty tieto auttoi stabilointisilmukan prototyypilevyn komponenttivalinnoissa.

Työn toteuttaminen vaati tutustumista suureen määrään lähdemateriaalia. LDMOS-tyyppisistä kanavatransistoreista oli vaikea löytää kirjallisuutta tai tieteellisiä julkaisuja. Tärkeimpinä lähteinä toimivat puolijohdekomponenttivalmistajien tuottamat materiaalit[4][6][12], sekä Walkerin teos Handbook of RF and Microwave Power Amplifiers[14]. Lähdemateriaalista saadun tiedon perusteella asetettiin vaatimuksia stabilointisilmukan toiminnolle ja ominaisuuksille, joilla pyritään kompensoimaan lämpötilan ja ikääntymisen vaikutuksia LDMOS-transistoreiden toimintaan.

Lopputuloksena päädyttiin FPGA-ohjattuun stabilointiratkaisuun, jonka lohkojen ympärille saatiin rakennettu käsiohjattu prototyypilevy. Toteutetun levyn kytkinohjainpiirit ja virranmittauspiirit toimivat suunnitellulla tavalla, mutta ylivirtasuojauskytkennälle oli toteutettava muutoksia oikean toiminnan aikaansaamiseksi. Muokkauksien jälkeen kaikki toiminnalliset lohkot toteuttivat haluttuja toimintoja.

Opinnäytetyössä asetetut tavoitteet eivät täysin toteutuneet, koska kokonaista stabilointisilmukkaa ei opinnäytetyön ajanjaksona onnistuttu toteuttamaan. Työssä suunnitellut ja toteutetut ohjaus- ja mittauslohkot osoittautuivat kuitenkin toteuttamiskelpoisiksi, edullisiksi ja toimiviksi. Myös ylivirtasuojauskytkennästä onnistuttiin muokkaamaan toimiva,

vaikkakin osin puutteellinen toteutus. Näiden puutteiden korjaus tulee onnistumaan vähäisillä komponenttimuutoksilla.

Työssä saavutettuihin tuloksiin oltiin toimeksiantajayrityksessä tyytyväisiä, koska stabilointisilmukan kehittämistä oli helppo jatkaa tulosten pohjalta. Työssä käsitellyjä biasointimenetelmiä ja stabilointirakennetta tullaan mahdollisesti käyttämään pohjana myös tulevilla vahvistinprojekteissa.

LÄHTEET

- [1] EISCAT Scientific Association. 2016. EISCAT_3D Brochure. Viitattu 20.2.2019 https://www.eiscat.se/eiscloud/index.php/s/XH2Y3mQeXat5wdW/download?path=%2FPublicity%20material&files=EISCAT_3D%20Brochure.pdf.
- [2] EISCAT Scientific Association. EISCAT_3D Frequently Asked Questions. Viitattu 20.2.2019 <https://www.eiscat.se/eiscat3d/faq/>.
- [3] EISCAT Scientific Association. 2014, EISCAT_3D The next generation international atmosphere and geospace research radar. Technical Description. Viitattu 3.5.2019 <https://www.eiscat.se/eiscloud/index.php/s/XH2Y3mQeXat5wdW?path=%2FImportant%20documents#pdfviewer>.
- [4] Freescale Semiconductor, Inc. 2011. 50V RF LDMOS. An ideal RF power technology for ISM, broadcast and commercial aerospace applications. Viitattu 27.2.2019 https://www.nxp.com/files-static/rf_if/doc/white_paper/50VRFLDMOSWP.pdf.
- [5] Keane, J. & Kim, C. H. 2011. Transistor Aging. IEEE Spectrum. Viitattu 26.2.2019 <https://spectrum.ieee.org/semiconductors/processors/transistor-aging/0>.
- [6] Lee, Y. 2010. Using the MCP4728 12-Bit DAC for LDMOS Amplifier Bias Control Applications. Microchip Technology Inc. Application note: AN1326. Viitattu 27.3.2019 <http://ww1.microchip.com/downloads/en/AppNotes/01326A.pdf>.
- [7] Liang, L.; Taijun, L.; Yan, Y.; Ying, Z. & Jun, L. 2011. Embedded ARM-based automatic gate bias control system for LDMOS RF power amplifiers. International Conference on Electronics, Communications and Control (ICECC). Ningbo, China.
- [8] Millward, T. 2005. Biasing LDMOS FET devices in RF power amplifiers. USA: Maxim Integrated Products. Viitattu 18.2.2019 <http://www.ee.co.za/wp-content/uploads/legacy/26-29.pdf>.
- [9] Maxim integrated Products, Inc. 2018. MAX40056F Bidirectional Current Sense Amplifier With PWM-Rejection. Viitattu 16.5.2019 <https://datasheets.maximintegrated.com/en/ds/MAX40056F-MAX40056U.pdf>.
- [10] Murata Manufacturing Co, Ltd. 2018. NTC-Thermistors. Viitattu 17.5.2019 <https://www.murata.com/~media/webrenewal/support/library/catalog/products/thermistor/ntc/r44e.ashx>.
- [11] Nausheen, I.; Sheikh, S. T. & Anjum, M. 2016. Review on Gate Bias Control Method for RF Power Amplifiers Using ARM Processor. International Journal of Advanced Research in Electrical, Electronics and Instrumentation Engineering. Vol. 5, Issue 1.
- [12] Pritiskutch, J. & Hanson, B. 2000 Understanding LDMOS device fundamentals. STMicroelectronics Group. Application note: AN1226. Viitattu 26.2.2019 https://www.st.com/content/ccc/resource/technical/document/application_note/ae/3b/55/f7/e9/6b/4b/7d/CD00004124.pdf/files/CD00004124.pdf/jcr:content/translations/en.CD00004124.pdf.
- [13] Rosu, I. Bias Circuits for RF Devices. Viitattu 27.2.2019 https://www.qsl.net/va3iul/Bias/Bias_Circuits_for_RF_Devices.pdf.
- [14] Walker, J. L. B. 2012 Handbook of RF and Microwave Power Amplifiers. Iso-Britannia: Cambridge University Press.

EISCAT_3D Block diagram

